

4/ Priority

JC971 U.S. PRO
10/066542
02/05/02

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月 9日

出 願 番 号

Application Number:

特願2001-034294

出 願 人

Applicant(s):

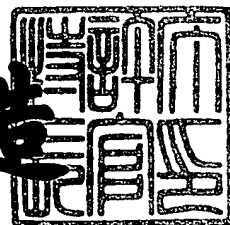
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年12月21日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3110746

【書類名】 特許願

【整理番号】 P005506

【提出日】 平成13年 2月 9日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 中村 理

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 梶原 誠之

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 肥塚 純一

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 桑原 秀明

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその作製方法

【特許請求の範囲】

【請求項 1】

絶縁表面上に結晶構造を有する半導体層を有する半導体装置において、
前記半導体層は、ソース領域、ドレイン領域、及びチャネル形成領域とを有し、
該チャネル形成領域は、希ガス元素を含むことを特徴とする半導体装置。

【請求項 2】

絶縁表面上に結晶構造を有する半導体層を有する半導体装置において、
前記半導体層は、ソース領域、ドレイン領域、及びチャネル形成領域とを有し、
該チャネル形成領域と絶縁膜との間に希ガス元素を含む領域を有することを特徴とする半導体装置。

【請求項 3】

絶縁表面上に結晶構造を有する第 1 の半導体層と、該第 1 の半導体層と接する第 2 の半導体層と、該第 2 の半導体層と接する絶縁膜と、該絶縁膜と接する電極とを有し、

前記第 2 の半導体層は、希ガス元素を含むことを特徴とする半導体装置。

【請求項 4】

前記第 2 の半導体層は結晶構造を有することを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】

前記第 2 の半導体層は非晶質構造を有することを特徴とする請求項 3 に記載の半導体装置。

【請求項 6】

前記希ガス元素は He、Ne、Ar、Kr、Xe から選ばれた一種または複数種であることを特徴とする請求項 1 乃至 5 のいずれか一に記載の半導体装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一に記載された半導体装置とは、液晶モジュールであることを特徴とする半導体装置。

【請求項 8】

請求項 1 乃至 6 のいずれかに記載された半導体装置とは、E L モジュールであることを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至 8 のいずれかに記載された半導体装置とは、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯型情報端末、デジタルビデオディスクプレーヤー、または電子遊技機器であることを特徴とする半導体装置。

【請求項 1 0】

非晶質構造を有する第 1 の半導体膜に金属元素を添加する第 1 工程と、
前記第 1 の半導体膜を結晶化させて結晶構造を有する第 1 の半導体膜を形成する第 2 工程と、

前記結晶構造を有する第 1 の半導体膜の表面にバリア層を形成する第 3 の工程と、

前記バリア層上に第 2 の半導体膜を形成する第 4 工程と、

前記第 2 の半導体膜に、希ガス元素を添加する第 5 工程と、

前記第 2 の半導体膜に前記金属元素をゲッタリングして結晶構造を有する第 1 の半導体膜中の前記金属元素を選択的に除去または低減する第 6 工程と、

前記第 2 の半導体膜を除去する第 7 工程とを有することを特徴とする半導体装置の作製方法。

【請求項 1 1】

前記第 5 工程において、前記第 1 の半導体膜にも希ガス元素を添加することを特徴とする請求項 1 0 記載の半導体装置の作製方法。

【請求項 1 2】

前記第 5 工程において、前記第 1 の半導体膜の一部に希ガス元素を選択的に添加した領域を形成することを特徴とする請求項 7 記載の半導体装置の作製方法。

【請求項 1 3】

前記第 5 工程において、前記第 1 の半導体膜にも希ガス元素を添加し、希ガス元素を含む層を形成することを特徴とする請求項 1 0 記載の半導体装置の作製方

法。

【請求項 1 4】

前記第 6 工程は、加熱処理であることを特徴とする請求項 1 0 乃至 1 3 のいずれか一に記載の半導体装置の作製方法。

【請求項 1 5】

前記第 6 工程は、前記半導体膜に強光を照射する処理であることを特徴とする請求項 1 0 乃至 1 4 のいずれか一に記載の半導体装置の作製方法。

【請求項 1 6】

前記第 6 工程は、加熱処理を行い、且つ、前記半導体膜に強光を照射する処理であることを特徴とする請求項 1 0 乃至 1 5 のいずれか一に記載の半導体装置の作製方法。

【請求項 1 7】

前記強光は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であることを特徴とする請求項 1 0 乃至 1 6 のいずれか一に記載の半導体装置の作製方法。

【請求項 1 8】

前記金属元素は Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Au から選ばれた一種または複数種であることを特徴とする請求項 1 0 乃至 1 7 のいずれか一に記載の半導体装置の作製方法。

【請求項 1 9】

前記希ガス元素は He、Ne、Ar、Kr、Xe から選ばれた一種または複数種であることを特徴とする請求項 1 0 乃至 1 8 のいずれか一に記載の半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は薄膜トランジスタ（以下、TFT という）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される

電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0003】

【従来の技術】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成し、このTFTで形成した大面積集積回路を有する半導体装置の開発が進んでいる。アクティブマトリクス型の液晶モジュール、ELモジュール、および密着型イメージセンサはその代表例として知られている。特に、結晶質シリコン膜（典型的にはポリシリコン膜）を活性層にしたTFT（以下、ポリシリコンTFTと記す）は電界効果移動度が高いことから、いろいろな機能を備えた回路を形成することも可能である。

【0004】

例えば、液晶表示装置に搭載される液晶モジュールには、機能ブロックごとに画像表示を行う画素回路や、CMOS回路を基本としたシフトレジスタ回路、レベルシフト回路、バッファ回路、サンプリング回路などの画素回路を制御するための駆動回路が一枚の基板上に形成される。

【0005】

また、アクティブマトリクス型の液晶モジュールの画素回路には、数十から数百万個の各画素にTFT（画素TFT）が配置され、その画素TFTのそれぞれには画素電極が設けられている。液晶を挟んだ対向基板側には対向電極が設けられており、液晶を誘電体とした一種のコンデンサを形成している。そして、各画素に印加する電圧をTFTのスイッチング機能により制御して、このコンデンサへの電荷を制御することで液晶を駆動し、透過光量を制御して画像を表示する仕組みになっている。

【0006】

【発明が解決しようとする課題】

T F T の電気的特性は、半導体とゲート絶縁膜の界面付近のチャネル形成領域に影響されやすい。本発明は、電気的特性のバラツキの少ない T F T およびその作製方法を提供する。

【0007】

【課題を解決するための手段】

本発明は、チャネル形成領域において不活性な元素、即ち希ガス元素を含む領域または層を形成することを特徴としている。また、本発明は、イオンドーピング法やイオン注入法を用いて希ガス元素を全面または選択的に添加する。また、本発明において、他の原子と結合しない希ガス元素を結晶構造を有する半導体膜に添加するため、半導体膜中の格子間に希ガス元素が挿入される。この希ガス元素の添加する際に形成される歪み場を利用してゲッタリングを行うことも可能である。また、比較的高温での熱処理や、レーザー光の照射や、強光の照射等の手段でアニールすることによって、希ガス元素の添加により形成された歪み場を低減または除去してもよい。なお、添加された希ガス元素は比較的高温の熱処理を行っても膜中での拡散や膜中からの脱離は殆どない。

【0008】

結晶構造を有するシリコン膜、即ち、ポリシリコン膜には粒界、積層欠陥などの格子欠陥を含むが、格子欠陥はキャリアのトラップとして働き、電気的特性を悪化させる。従って、T F T のチャネル形成領域でも、格子欠陥の体積や存在形態などは特性の変動を生じさせる大きな原因の一つとなる。本発明は、均一性を上げるため希ガス元素を添加して、格子欠陥が局所的に凝集されることなくチャネル形成領域中に均一に分散されるようにする。

【0009】

本明細書で開示する発明の構成は、

絶縁表面上に結晶構造を有する半導体層を有する半導体装置において、

前記半導体層は、ソース領域、ドレイン領域、及びチャネル形成領域とを有し、該チャネル形成領域は、希ガス元素（濃度範囲 $1 \times 10^{15} \sim 5 \times 10^{21} / \text{cm}^3$ ）を含むことを特徴とする半導体装置である。

【 0 0 1 0 】

また、他の発明の構成は、

絶縁表面上に結晶構造を有する半導体層を有する半導体装置において、

前記半導体層は、ソース領域、ドレイン領域、及びチャネル形成領域とを有し、該チャネル形成領域と絶縁膜との間に希ガス元素を含む領域を有することを特徴とする半導体装置である。なお、この領域は希ガス元素を含んでいるため、チャネル形成領域よりも電気抵抗値が高い。

【 0 0 1 1 】

また、他の発明の構成は、

絶縁表面上に結晶構造を有する第 1 の半導体層と、該第 1 の半導体層と接する第 2 の半導体層と、該第 2 の半導体層と接する絶縁膜と、該絶縁膜と接する電極とを有し、

前記第 2 の半導体層は、希ガス元素を含むことを特徴とする半導体装置である。

【 0 0 1 2 】

前記構成において、上記半導体層の断面構造は 2 層構造となっており、一方の層には希ガス元素が添加されている。この 2 層構造の半導体層を T F T の活性層として用いる。希ガス元素をイオンドーピング法またはイオン注入法等によって添加した場合、添加条件にもよるが半導体層は、アモルファス（非晶質）の状態となる。また、アモルファスの状態の半導体層に加熱手段（レーザー光または強光の照射、または比較的高温の熱処理）によって再結晶化させれば結晶構造を有する半導体層とすることも可能である。

【 0 0 1 3 】

【発明の実施の形態】

本発明の実施形態について、以下に説明する。

【 0 0 1 4 】

本発明の T F T 構造の一例を図 1 に示す。ここではトップゲート型の n チャネル型 T F T を用いて説明する。

【 0 0 1 5 】

絶縁表面を有する基板 1 0 0 上に 2 層からなる下地膜 (1 0 1 a、1 0 1 b) を有し、下地絶縁膜上に半導体層 (チャネル形成領域 1 0 2、ソース領域 1 0 3、及びドレイン領域 1 0 4) とを有している。また、半導体層を覆うゲート絶縁膜 1 0 5 を有し、該ゲート絶縁膜を間に挟んでチャネル形成領域と重なるゲート電極 1 0 6 を有している。また、ゲート電極を覆う層間絶縁膜 1 0 7 を有している。この層間絶縁膜 1 0 7 に設けられたコンタクトホールによりソース領域と接するソース電極 1 0 8 と、ドレイン領域と接するドレイン電極 1 0 9 とを有している。

【0 0 1 6】

本発明はゲート絶縁膜 1 0 5 とチャネル形成領域 1 0 2 との界面付近、即ちチャネル形成領域の上層において、希ガス元素を添加した層 1 1 0 を有している。また、チャネル形成領域の上層は、非晶質構造または結晶構造を有する半導体膜である。一方、チャネル形成領域の下層は、結晶構造を有する半導体膜である。

【0 0 1 7】

上記構成を得る作製方法としては図 2 に示した方法を用いることが望ましい。

【0 0 1 8】

図 2 (A) 中、2 0 0 は、絶縁表面を有する基板、2 0 1 は下地絶縁膜、2 0 2 は非晶質構造を有する半導体膜である。

【0 0 1 9】

まず、基板 2 0 0 上にブロッキング層として酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜からなる下地絶縁膜 2 0 1 を形成する。ここでは下地絶縁膜 2 0 1 として 2 層構造 (膜厚 5 0 n m の酸化窒化シリコン膜 2 0 1 a、膜厚 1 0 0 n m の酸化窒化シリコン膜 2 0 1 b) を用いるが、単層膜または 2 層以上積層させた構造を用いても良い。ただし、ブロッキング層を設ける必要がない場合には下地絶縁膜を形成しなくともよい。

【0 0 2 0】

次いで、下地絶縁膜上に非晶質構造を有する半導体膜 2 0 2 を公知の手段 (スパッタ法、L P C V D 法、またはプラズマ C V D 法等) により成膜する。特開平 7 - 1 3 0 6 5 2 号公報で開示された技術に従って、非晶質構造を有する半導体

膜上に結晶化を助長する金属元素を全面または一部に添加する。ここでは、アモルファスシリコン膜（非晶質シリコン膜）を形成し、ニッケルを含む溶液を非晶質シリコン膜上に塗布してニッケル含有層 2 0 3 を形成する。塗布による形成方法以外の他の手段として、スパッタ法、蒸着法、またはプラズマ処理により極薄い膜を形成する手段を用いてもよい。

【 0 0 2 1 】

次いで、加熱処理または強光の照射を行い、結晶化を行う。この場合、結晶化は触媒となる金属元素が接した半導体膜の部分でシリサイドが形成され、それを核として結晶化が進行する。こうして、図 2 (B) に示す結晶質半導体膜 2 0 4 が形成される。熱処理により結晶化を行う場合は、この非晶質シリコン膜に脱水素化（5 0 0℃、1 時間）を行った後、熱結晶化（5 5 0℃～6 5 0℃で 4 ～ 2 4 時間）を行うとよい。また、強光の照射により結晶化を行う場合は、赤外光、可視光、または紫外光のいずれか一またはそれらの組み合わせを用いることが可能であるが、代表的には、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光を用いる。ランプ光源は、1 ～ 6 0 秒、好ましくは 3 0 ～ 6 0 秒点灯させ、それを 1 回～1 0 回繰り返し、半導体膜が瞬間的に 6 0 0 ～ 1 0 0 0℃程度にまで加熱するればよい。なお、必要であれば、強光を照射する前に非晶質構造を有する半導体膜 2 0 2 に含有する水素を放出させる熱処理を行ってもよい。また、加熱処理と強光の照射とを同時に行って結晶化を行ってもよい。

【 0 0 2 2 】

次いで、結晶化率（膜の全体積における結晶成分の割合）を高め、結晶粒内に残される欠陥を補修するために、結晶構造を有する半導体膜 2 0 4 に対してレーザー光を照射することが望ましい。光には波長 4 0 0 nm 以下のエキシマレーザー光や、YAG レーザーの第 2 高調波、第 3 高調波を用いる。

【 0 0 2 3 】

次いで、オゾン含有水溶液で極薄い酸化膜 2 0 5 を形成し、この酸化膜 2 0 5 上に半導体膜 2 0 6 を形成する。（図 2 (C)）この酸化膜 2 0 5 は、後の工程

で半導体膜 2 0 6 のみを選択的に除去する際にエッチングストッパーとして機能する。また、半導体膜 2 0 6 としては非晶質構造を有する半導体膜であってもよいし、結晶構造を有する半導体膜であってもよい。

【 0 0 2 4 】

次いで、半導体膜 2 0 6 に希ガス元素をイオンドーピング法またはイオン注入法により添加してゲッタリングサイトを形成する。(図 2 (D)) 希ガス元素としてはヘリウム (H e)、ネオン (N e)、アルゴン (A r)、クリプトン (K r)、キセノン (X e) から選ばれた一種または複数種を用いる。ここではゲッタリングサイトを形成するためにこれら不活性気体をイオンソースとして用い、イオンドープ法或いはイオン注入法で半導体膜に注入する。これら不活性気体のイオンを注入する意味は二つある。一つは注入によりダングリングボンドを形成し半導体膜に歪みを与えることであり、他の一つは半導体膜の格子間に当該イオンを注入することで歪みを与えることである。不活性気体のイオン注入は、この両者を同時に満たすことができるが、特に後者はアルゴン (A r)、クリプトン (K r)、キセノン (X e) などシリコンより原子半径の大きな元素を用いた時に顕著に得られる。また、希ガス元素を注入することにより、格子歪だけでなく、不對結合手も形成されゲッタリング作用に寄与する。また、希ガス元素に加えて、一導電型の不純物元素であるリンを半導体膜に注入した場合、リンのクーロン力を利用してゲッタリングを行うことができる。

【 0 0 2 5 】

また、図 2 (D) の工程の際、添加される希ガス元素は、図 7 にイオンドーピング法におけるアルゴン元素添加の際の加速電圧依存性を示したように濃度ピークを有しており、このことを利用して図 3 に示したように結晶構造を有する半導体膜 2 0 4 の上層にも希ガス元素を添加する。ただし、下層には希ガス元素を添加せずにできるだけ結晶構造を維持することが望ましい。なお、図 3 に示した濃度プロファイル及び断面図は図 2 (D) に相当し、同一の部分には同じ符号を用いた。

【 0 0 2 6 】

次いで、ゲッタリングを行う。(図 2 (E)) ゲッタリングを行う工程として

は、窒素雰囲気中で450～800℃、1～24時間、例えば550℃にて14時間の熱処理を行えばよい。また、熱処理に代えて強光を照射してもよい。また、熱処理に加えて強光を照射してもよい。このゲッタリングにより、図2(E)中の矢印の方向にニッケルが移動し、酸化膜205で覆われた半導体膜204に含まれる金属元素の除去、または金属元素の濃度の低減が行われる。ここでは、半導体膜204にも希ガス元素が微量に添加されているが、ニッケルが半導体膜204に偏析しないよう全て半導体膜207に移動させ、半導体膜204に含まれるニッケルは存在しないように十分ゲッタリングすることが望ましい。

【0027】

図8は、膜厚300nmの非晶質シリコン膜上に100ppmのニッケル酢酸塩溶液を塗布して、550℃、4時間の熱処理により結晶化させて結晶構造を有する半導体膜を形成した後、イオンドープ法を用いてアルゴンを条件（加速電圧10keV、ドーズ量 $2 \times 10^{15} / \text{cm}^2$ ）で添加した試料を、SIMS分析によって膜中の深さ方向におけるアルゴンの濃度分布を測定した図である。図8からは、アルゴンは $1 \times 10^{18} / \text{cm}^3$ 以上の濃度で添加され、結晶構造を有する半導体膜の表面から深さ約80nmまで添加されていることが読み取れる。

【0028】

さらに、図8には、この試料を550℃、4時間の加熱処理を加えた後のアルゴン濃度分布も示している。加熱処理前後でアルゴン濃度は変化しておらず、含有量も変化していない。

【0029】

一方、図9は、この試料に含まれるニッケルの濃度を同様に加熱処理前後でSIMS分析を行ったものであり、 $5 \times 10^{18} / \text{cm}^3$ 程度存在していた膜中のニッケル濃度は、加熱処理によって低減され $1 \times 10^{18} / \text{cm}^3$ にまで低減されている。ニッケル濃度の分布は熱処理後に変化して、アルゴンが添加された領域におけるニッケルの濃度ピークが増加している。これらのことから、加熱処理によって膜中に分布していたニッケルはアルゴンが添加された領域に移動したことが分かる。このように図9はアルゴンの添加、加熱処理によるゲッタリング効果を明瞭に示している。

【 0 0 3 0 】

次いで、酸化膜 2 0 5 をエッチングストッパーとして、2 0 7 で示した半導体膜のみを選択的に除去した後、半導体膜 2 0 4 を公知のパターニング技術を用いて所望の形状の半導体層 2 0 8 を形成する。

【 0 0 3 1 】

次いで、半導体層の表面をフッ酸を含むエッチャントで洗浄した後、ゲート絶縁膜 2 0 9 となる珪素を主成分とする絶縁膜を形成する。この表面洗浄とゲート絶縁膜の形成は、大気にふれさせずに連続的に行うことが望ましい。

【 0 0 3 2 】

次いで、ゲート絶縁膜表面を洗浄した後、ゲート電極 2 1 0 を形成し、半導体に n 型を付与する不純物元素 (P、As 等)、ここではリンを適宜添加して、ソース領域 2 1 1 及びドレイン領域 2 1 2 を形成する。添加した後、不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行う。また、活性化と同時にゲート絶縁膜へのプラズマダメージやゲート絶縁膜と半導体層との界面へのプラズマダメージを回復することができる。特に、室温～3 0 0℃の雰囲気中において、表面または裏面から YAG レーザーの第 2 高調波を照射して不純物元素を活性化させることは非常に有効である。YAG レーザーはメンテナンスが少ないため好ましい活性化手段である。

【 0 0 3 3 】

以降の工程は、層間絶縁膜 2 1 4 を形成し、水素化を行って、ソース領域、ドレイン領域に達するコンタクトホールを形成し、ソース電極 2 1 5、ドレイン電極 2 1 6 を形成して T F T を完成させる。

【 0 0 3 4 】

こうして得られた T F T は、図 1 にも示したように、少なくともチャネル形成領域 2 1 3 の上層に希ガス元素を含有している。この希ガス元素を含有する領域は電気抵抗が絶縁膜より低く、下層の半導体層より高いバッファ層となる。なお、イオンドーピング法またはイオン注入法では条件を適宜選択すれば、希ガス元素が存在する深さを自由に決定できる。

【 0 0 3 5 】

なお、ここではゲッタリングの際に希ガス元素を添加した例を示したが、公知の結晶化技術、例えばレーザー結晶化法、熱結晶化法を用いて結晶化した半導体層を得た後、適宜、希ガス元素を添加すればよい。

【 0 0 3 6 】

また、本発明は図 1 の構造に限定されず、必要があればチャネル形成領域とドレイン領域（またはソース領域）との間に L D D 領域を有する低濃度ドレイン（L D D : Lightly Doped Drain）構造としてもよい。この構造はチャネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域を L D D 領域と呼んでいる。さらにゲート絶縁膜を介して L D D 領域をゲート電極と重ねて配置させた、いわゆる G O L D（Gate-drain Overlapped LDD）構造としてもよい。また、これらの L D D 領域または G O L D 領域に希ガス元素を含む領域または層を形成してもよい。

【 0 0 3 7 】

また、ここでは n チャネル型 T F T を用いて説明したが、n 型不純物元素に代えて p 型不純物元素を用いることによって p チャネル型 T F T を形成することができることは言うまでもない。

【 0 0 3 8 】

また、ここではトップゲート型 T F T を例として説明したが、T F T 構造に関係なく本発明を適用することが可能であり、例えばボトムゲート型（逆スタガ型）T F T や順スタガ型 T F T に適用することが可能である。

【 0 0 3 9 】

また、本発明の半導体層の上層に含まれる希ガス元素の濃度は、 $3 \times 10^{14} \sim 2 \times 10^{20} / \text{cm}^3$ 、好ましくは、 $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ 、少なくとも S I M S の検出下限以上であればよい。

【 0 0 4 0 】

以上の構成でなる本発明について、以下に示す実施例をもってさらに詳細な説明を行うこととする。

【 0 0 4 1 】

(実施例)

[実施例 1]

ここでは、同一基板上に画素部と、画素部の周辺に設ける駆動回路の T F T (n チャンネル型 T F T 及び p チャンネル型 T F T) を同時に作製する方法について図 4 ~ 図 6 を用いて説明する。

【 0 0 4 2 】

まず、本実施例ではコーニング社の # 7 0 5 9 ガラスや # 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板 2 0 0 を用いる。なお、基板 3 0 0 としては、透光性を有する基板であれば限定されず、石英基板を用いても良い。また、本実施例の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。

【 0 0 4 3 】

次いで、基板 3 0 0 上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜 3 0 1 を形成する。本実施例では下地膜 3 0 1 として 2 層構造を用いるが、前記絶縁膜の単層膜または 2 層以上積層させた構造を用いても良い。下地膜 3 0 1 の一層目としては、プラズマ C V D 法を用い、 SiH_4 、 NH_3 、及び N_2O を反応ガスとして成膜される酸化窒化シリコン膜 3 0 1 a を 1 0 ~ 2 0 0 nm (好ましくは 5 0 ~ 1 0 0 nm) 形成する。本実施例では、膜厚 5 0 nm の酸化窒化シリコン膜 3 0 1 a (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 2 7 \%$ 、 $\text{N} = 2 4 \%$ 、 $\text{H} = 1 7 \%$) を形成した。次いで、下地膜 3 0 1 の二層目としては、プラズマ C V D 法を用い、 SiH_4 及び N_2O を反応ガスとして成膜される酸化窒化シリコン膜 3 0 1 b を 5 0 ~ 2 0 0 nm (好ましくは 1 0 0 ~ 1 5 0 nm) の厚さに積層形成する。本実施例では、膜厚 1 0 0 nm の酸化窒化シリコン膜 3 0 1 b (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 5 9 \%$ 、 $\text{N} = 7 \%$ 、 $\text{H} = 2 \%$) を形成した。

【 0 0 4 4 】

次いで、下地膜上に半導体層 3 0 2 ~ 3 0 6 を形成する。半導体層 3 0 2 ~ 3 0 6 は、非晶質構造を有する半導体膜を公知の手段 (スパッタ法、L P C V D 法、またはプラズマ C V D 法等) により成膜した後、公知の結晶化処理 (レーザー結

晶化法、熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行って得られた結晶質半導体膜を所望の形状にパターニングして形成する。この半導体層 3 0 2 ~ 3 0 6 の厚さは 2 5 ~ 8 0 n m（好ましくは 3 0 ~ 6 0 n m）の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（ $\text{Si}_x\text{Ge}_{1-x}$ （ $x = 0.0001 \sim 0.02$ ））合金などで形成すると良い。

【 0 0 4 5 】

本実施例では、プラズマ C V D 法を用い、5 5 n m の非晶質シリコン膜を成膜した後、ニッケルを含む溶液を非晶質シリコン膜上に保持させた。この非晶質シリコン膜に脱水素化（5 0 0 °C、1 時間）を行った後、熱結晶化（5 5 0 °C、4 時間）を行い、さらに結晶化を改善するためのレーザーアニール処理を行って結晶質シリコン膜を形成した。そして、実施の形態に示したように、オゾンを含む溶液により表面に極薄い酸化膜を形成した後、酸化膜上に非晶質シリコン膜を形成し、該非晶質シリコン膜に希ガス元素を全面に添加して、加熱処理を行うゲッタリングを行った後、非晶質シリコン膜のみを除去し、結晶質シリコン膜のパターニングを行い、その後、酸化膜を除去した。なお、希ガス元素を添加する際、アルゴンを原料ガスとしてイオンドープする。こうして、結晶質シリコン膜からなる半導体層 3 0 2 ~ 3 0 6 を形成した。この半導体層 3 0 2 ~ 3 0 6 のパターニングが終了した状態は、実施の形態における図 2（F）に相当する。なお、酸化膜を形成した後、T F T のしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピング（チャネルドープとも呼ばれる）を適宜行ってもよい。

【 0 0 4 6 】

次いで、半導体層 3 0 2 ~ 3 0 6 の表面をバッファーフッ酸等のフッ酸系のエッチャントで洗浄した後、プラズマ C V D 法またはスパッタ法を用い、厚さを 4 0 ~ 1 5 0 n m とし、珪素を主成分とする絶縁膜 3 0 7 を形成する。本実施例では、プラズマ C V D 法により 1 1 5 n m の厚さで酸化窒化シリコン膜（組成比 $\text{Si} = 32\%$ 、 $\text{O} = 59\%$ 、 $\text{N} = 7\%$ 、 $\text{H} = 2\%$ ）で形成した。勿論、このゲート絶縁膜となる絶縁膜は酸化窒化シリコン膜に限定されるものでなく、他のシリコ

ンを含む絶縁膜を単層または積層構造として用いても良い。

【0047】

次いで、図4（A）に示すように、ゲート絶縁膜307上に膜厚20～100 nmの第1の導電膜208と、膜厚100～400 nmの第2の導電膜309とを積層形成する。本実施例では、膜厚30 nmのTa₂N₅膜からなる第1の導電膜308と、膜厚370 nmのW膜からなる第2の導電膜309を積層形成した。Ta₂N₅膜はスパッタ法で形成し、Taのターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W膜は、Wのターゲットを用いたスパッタ法で形成した。その他に6フッ化タングステン（WF₆）を用いる熱CVD法で形成することもできる。

【0048】

なお、本実施例では、第1の導電膜308をTa₂N₅、第2の導電膜309をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で単層または積層を用いればよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。また、AgPdCu合金を用いてもよい。また、第1の導電膜をタンタル（Ta）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化チタン（TiN）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta₂N₅）膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta₂N₅）膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

【0049】

次に、フォトリソグラフィ法を用いてレジストからなるマスク310～315を形成し、電極及び配線を形成するための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。本実施例では第1のエッチング条件として、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング用ガスにCF₄とCl₂とO₂とを用い、それぞれのガス流量比を25／25／10（sccm）とし、1Paの圧力でコイル

型の電極に500WのRF (13.56MHz) 電力を投入してプラズマを生成してエッチングを行った。なお、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 、 CCl_4 などを代表とする塩素系ガスまたは CF_4 、 SF_6 、 NF_3 などを代表とするフッ素系ガス、または O_2 を適宜用いることができる。ここでは、松下電器産業(株)製のICPを用いたドライエッチング装置 (Model E645-□ ICP) を用いた。基板側(試料ステージ)にも150WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりW膜をエッチングして第1の導電層の端部をテーパ形状とする。第1のエッチング条件でのWに対するエッチング速度は200.39nm/min、Ta₂N₅に対するエッチング速度は80.32nm/minであり、Ta₂N₅に対するWの選択比は約2.5である。また、この第1のエッチング条件によって、Wのテーパ角は、約26°となる。

【0050】

この後、レジストからなるマスク310～315を除去せずに第2のエッチング条件に変え、エッチング用ガスに CF_4 と Cl_2 とを用い、それぞれのガス流量比を30/30 (sccm) とし、1Paの圧力でコイル型の電極に500WのRF (13.56MHz) 電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側(試料ステージ)にも20WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した第2のエッチング条件ではW膜及びTa₂N₅膜とも同程度にエッチングされる。第2のエッチング条件でのWに対するエッチング速度は58.97nm/min、Ta₂N₅に対するエッチング速度は66.43nm/minである。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10～20%程度の割合でエッチング時間を増加させると良い。

【0051】

上記第1のエッチング処理では、レジストからなるマスクの形状に適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。このテーパ部の角度は15～45°とすればよい。

【 0 0 5 2 】

こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層316～321（第1の導電層316a～321aと第2の導電層316b～321b）を形成する。図示しないが、ゲート絶縁膜となる絶縁膜307のうち、第1の形状の導電層316～321で覆われない領域は10～20nm程度エッチングされ薄くなった領域が形成される。

【 0 0 5 3 】

そして、本実施例は、第1のエッチング処理に引き続き、レジストからなるマスクを除去せずに第2のエッチング処理を行う。ここでは、エッチング用ガスに SF_6 と Cl_2 と O_2 とを用い、それぞれのガス流量比を24/12/24（sccm）とし、1.3Paの圧力でコイル型の電極に700WのRF（13.56MHz）電力を投入してプラズマを生成してエッチングを25秒行った。基板側（試料ステージ）にも10WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。第2のエッチング処理でのWに対するエッチング速度は227.3nm/min、Ta₂N₅に対するエッチング速度は32.1nm/minであり、Ta₂N₅に対するWの選択比は7.1であり、絶縁膜307であるSiONに対するエッチング速度は33.7nm/minであり、Ta₂N₅に対するWの選択比は6.83である。このようにエッチングガス用ガスに SF_6 を用いた場合、絶縁膜307との選択比が高いので膜減りを抑えることができる。また、駆動回路のTFTにおいては、テーパー部のチャネル長方向の幅が長ければ長いほど信頼性が高いため、テーパー部を形成する際、 SF_6 を含むエッチングガスでドライエッチングを行うことが有効である。

【 0 0 5 4 】

この第2のエッチング処理によりWのテーパー角は70°となった。この第2のエッチング処理により第2の導電層322b～327bを形成する。一方、第1の導電層は、ほとんどエッチングされず、第1の導電層322a～327aを形成する。また、上記第2のエッチング処理において、 CF_4 と Cl_2 と O_2 とをエッチングガスに用いることも可能である。

【 0 0 5 5 】

次いで、レジストからなるマスクを除去した後、第1のドーピング処理を行って図4 (C) の状態を得る。ドーピングは第1の導電層322a~327aを不純物元素に対するマスクとして用いて第1の導電層のテーパ部下方の半導体層に不純物元素が添加されないようにドーピングする。本実施例では、不純物元素としてP (リン) を用い、フォスフィン (PH_3) 5%水素希釈ガス、ガス流量30sccmにてプラズマドーピングを行った。こうして、第1の導電層と重なる低濃度不純物領域 (n^- 領域) 328を自己整合的に形成する。この低濃度不純物領域328へ添加されたリン (P) の濃度は、 $1 \times 10^{17} \sim 1 \times 10^{19}/\text{cm}^3$ である。

【0056】

また、第1のドーピング処理は、第1の導電層のテーパ部下方の半導体層に不純物元素が添加されるようにドーピングしてもよい。その場合には、第1の導電層のテーパ部の膜厚に従って濃度勾配を有することになる。

【0057】

次いで、レジストからなるマスク329~330を形成した後、第2のドーピング処理を行い、半導体層にn型を付与する不純物元素を添加する。(図5 (A)) なお、後にpチャネル型TFTの活性層となる半導体層はマスク329、330で覆う。ドーピング処理はイオンドープ法、若しくはイオン注入法で行えば良い。ここでは、n型を付与する不純物元素としてリンを用い、フォスフィン (PH_3) 5%水素希釈ガスとしたイオンドープ法を用いて添加する。

【0058】

第2のドーピング処理により、後にロジック回路部のnチャネル型TFTとなる半導体層303には、導電層323がリンに対するマスクとなり、自己整合的に高濃度不純物領域 (n^+ 領域) 343、344が形成される。また、この第2のドーピング処理時、テーパ部の下方にも添加して低濃度不純物領域 (n^- 領域) 333、334を形成する。よって、後に形成されるロジック回路部のnチャネル型TFTは、ゲート電極と重なる領域 (GOLD領域) のみを備える。なお、低濃度不純物領域 (n^- 領域) 333、334においては、第1の導電層のテーパ部と重なる半導体層において、第1の導電層のテーパ部の端部から内

側に向かって不純物濃度（P濃度）が次第に低くなっている。

【0059】

また、第2のドーピング処理により、後にサンプリング回路部のnチャネル型TFTとなる半導体層305には、マスク331で覆われなかった領域に高濃度不純物領域345、346が形成され、マスク331で覆われた領域には低濃度不純物領域（ n^- 領域）335、336が形成される。従って、後にサンプリング回路部のnチャネル型TFTは、ゲート電極と重ならない低濃度不純物領域（LDD領域）のみを備える。

【0060】

また、第2のドーピング処理により、後に画素部のnチャネル型TFTとなる半導体層306には、マスク332で覆われなかった領域に高濃度不純物領域347～350が形成され、マスク332で覆われた領域には低濃度不純物領域（ n^- 領域）337～340が形成される。従って、後に画素部のnチャネル型TFTは、ゲート電極と重ならない低濃度不純物領域（LDD領域）のみを備える。また、後に画素部の容量部となる領域には、自己整合的に高濃度不純物領域350が形成され、テーパー部の下方には低濃度不純物領域（ n^- 領域）341、342が形成される。

【0061】

第2のドーピング処理により、高濃度不純物領域343～350には、 $3 \times 10^{19} \sim 1 \times 10^{21}/\text{cm}^3$ の濃度範囲でn型を付与する不純物元素が添加される。

【0062】

また、第2のドーピング処理の前後で希ガス元素を添加してもよく、その場合、後の熱処理でさらにゲッタリングすることができる。また、その場合には全ての半導体層の端部に添加されるようなマスクを第2のドーピング処理で用いることが望ましい。

【0063】

次いで、マスク329～332を除去した後、後にnチャネル型TFTの活性層となる半導体層をレジストからなるマスク351～353で覆い、第3のドーピング処理を行う。（図5（B））テーパー部を通過してp型の不純物元素が添

加され、低濃度で p 型の不純物元素を含む領域（ゲート電極と重なる領域（G O L D 領域）3 5 4 b ～ 3 5 7 b）が形成される。この第 3 のドーピング処理により、低濃度で n 型の不純物元素をふくみ、且つ高濃度で p 型の不純物元素を含む領域 3 5 4 a ～ 3 5 7 a を形成する。領域 3 5 4 a ～ 3 5 7 a には低濃度のリンが含まれているが、ボロンの濃度を $6 \times 10^{19} \sim 6 \times 10^{20} / \text{cm}^3$ となるようにドーピング処理し、p チャネル型 T F T のソース領域およびドレイン領域として機能するために何ら問題は生じない。

【 0 0 6 4 】

また、本実施例では第 1 のドーピング処理、第 2 のドーピング処理、第 3 のドーピング処理の順に行ったが、特に限定されず、工程順序を自由に変更してもよい。

【 0 0 6 5 】

次いで、レジストからなるマスク 3 5 1 ～ 3 5 3 を除去して、第 1 の層間絶縁膜 3 5 8 を形成する。この第 1 の層間絶縁膜 3 5 8 としては、プラズマ C V D 法またはスパッタ法を用い、厚さを 1 0 ～ 2 0 0 n m としてシリコンを含む絶縁膜で形成する。

【 0 0 6 6 】

次いで、図 5 （C）に示すように、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程は Y A G レーザーまたはエキシマレーザーを裏面から照射することによって行う。裏面から照射することによって、ゲート電極と絶縁膜を介して重なる不純物領域の活性化を行うことができる。

【 0 0 6 7 】

また、本実施例では、上記活性化の前に第 1 の層間絶縁膜を形成した例を示したが、上記活性化を行った後、第 1 の層間絶縁膜を形成する工程としてもよい。

【 0 0 6 8 】

次いで、窒化シリコン膜からなる第 2 の層間絶縁膜 5 5 9 を形成して熱処理（3 0 0 ～ 5 5 0 ℃で 1 ～ 1 2 時間の熱処理）を行い、半導体層を水素化する工程を行う。本実施例では、窒素雰囲気中で 4 1 0 ℃、1 時間の熱処理を行った。こ

の工程は第2の層間絶縁膜559に含まれる水素により半導体層のダングリングボンドを終端する工程である。第1の層間絶縁膜の存在に関係なく半導体層を水素化することができる。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0069】

次いで、第2の層間絶縁膜559上に有機絶縁物材料から成る第3の層間絶縁膜560を形成する。本実施例では膜厚1.6 μ mのアクリル樹脂膜を形成した。次いで、各高濃度不純物領域に達するコンタクトホールを形成するためのパターンニングを行う。本実施例では複数のエッチング処理を行った。本実施例では第2の層間絶縁膜をエッチングストッパーとして第3の層間絶縁膜をエッチングした後、第1の層間絶縁膜をエッチングストッパーとして第2の層間絶縁膜をエッチングしてから第1の層間絶縁膜をエッチングした。

【0070】

次いで、高濃度不純物領域とそれぞれ電氣的に接続する電極561～569と、高濃度不純物領域549と電氣的に接続する画素電極570を形成する。これらの電極及び画素電極の材料は、AlまたはAgを主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いる。

【0071】

以上の様にして、nチャネル型TFT406及びpチャネル型TFT405からなるロジック回路部403と、nチャネル型TFT408及びpチャネル型TFT407からなるサンプリング回路部404とを有する駆動回路401と、nチャネルTFT409からなる画素TFT及び保持容量410とを有する画素部402とを同一基板上に形成することができる。（図6）

【0072】

なお、本実施例ではnチャネル型TFT409は、ソース領域およびドレイン領域の間に二つのチャネル形成領域を有した構造（ダブルゲート構造）となっているが、本実施例はダブルゲート構造に限定されることなく、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【 0 0 7 3 】

本実施例では、第2のドーピング処理により、自己整合的またはマスクによって各回路に適した高濃度不純物領域を作り分けることを特徴としている。nチャネル型TFT406、408、409のTFTの構造は、いずれも低濃度ドレイン(LDD: Lightly Doped Drain)構造となっている。さらにnチャネル型TFT406は、ゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた、いわゆるGOLD構造である。また、nチャネル型TFT408、409は、ゲート電極と重ならない領域(LDD領域)のみを備えている構造である。なお、本明細書では、絶縁膜を介してゲート電極と重なる低濃度不純物領域(n^- 領域)をGOLD領域と呼び、ゲート電極と重ならない低濃度不純物領域(n^{--} 領域)をLDD領域と呼ぶ。このゲート電極と重ならない領域(LDD領域)のチャネル方向の幅は、第2のドーピング処理時のマスクを適宜変更することで自由設定することができる。また、第1のドーピング処理の条件を変え、テーパ部下方にも不純物元素が添加されるようにすれば、nチャネル型TFT408、409は、ゲート電極と重なる領域(GOLD領域)と、ゲート電極と重ならない領域(LDD領域)とを両方備えた構造とすることも可能である。

【 0 0 7 4 】

〔実施例2〕

本実施例では実施例1とは異なる工程で半導体層を形成する例を図10に示す。

【 0 0 7 5 】

まず、実施例1と同様にして基板500上に下地絶縁膜501、非晶質半導体膜502、金属含有層503を順次形成する。(図10(A))次いで、実施例1と同様にして結晶化を行い、結晶構造を有する半導体膜を形成する。(図10(B))

【 0 0 7 6 】

次いで、シリコンを主成分とする絶縁膜を形成した後、レジストからなるマスク505を形成する。次いで、マスク505を用いてウエットエッチングによりマスク506を形成する。(図10(C))マスク505は端部がテーパ形状

となっており、このウエットエッチングによってシリコンを主成分とする絶縁膜からなるマスク 5 0 6 の端部をマスク 5 0 5 の端部よりも内側に形成する。このマスク 5 0 6 は、結晶質半導体膜のパターニングの際に使用するものである。次いで、希ガス元素をイオンドーピング法またはイオン注入法により半導体膜に添加するが、マスク 5 0 5 と重ならない領域のみに添加され、ゲッタリングサイト 5 0 7 が形成される。(図 1 0 (D)) また、図 1 0 (D) に示したようにマスク 5 0 6 とゲッタリングサイト 5 0 7 との間隔を空けている。後にゲッタリングを行う時、この間隔を空けることが重要になる。

【 0 0 7 7 】

また、マスク 5 0 5 とマスク 5 0 6 の膜厚を薄くしてマスク 5 0 5 と重なる領域にも希ガス元素を添加してもよい。

【 0 0 7 8 】

次いで、レジストからなるマスク 5 0 5 を除去した後、加熱処理を行ってゲッタリングする。この加熱処理により膜中に含まれる金属元素は図 1 0 (E) 中の矢印の方向に移動する。このゲッタリングによりマスク 5 0 6 で覆われた結晶構造を有する半導体膜中の金属元素が除去または低減される。

【 0 0 7 9 】

次いで、マスク 5 0 6 を通過させて半導体膜に微量の希ガス元素を再度添加する。この第 2 の希ガス元素の添加によって少なくともチャネル形成領域に希ガス元素を含有させる。ここでは、ゲッタリング後に第 2 の希ガス元素の添加を行ったが、後の工程である半導体層のパターニング後、あるいは、後に形成されるゲート絶縁膜形成後に第 2 の希ガス元素の添加を行ってもよい。なお、T F T のしきい値を制御するために微量な不純物元素(ボロンまたはリン)のドーピング(チャネルドープとも呼ばれる)を適宜行ってもよい。また、このチャネルドープの際に希ガス元素を半導体層に添加してもよい。

【 0 0 8 0 】

次いで、マスク 5 0 6 を用いて結晶構造を有する半導体膜を所望の形状にパターニングして半導体層 5 0 8 を形成する。(図 1 0 (F)) このパターニングの際、ゲッタリングサイト 5 0 7 を除去すると同時にゲッタリングサイトとの境界

付近の結晶構造を有する半導体膜も除去する。本実施例のゲッタリングの際、金属元素がゲッタリングサイトで偏析するが、特にゲッタリングサイトの境界に多く偏析しやすい。従って、本実施例のようにゲッタリングサイトとマスク 5 0 6 との間隔が空いていることは、非常に有効である。

【0081】

次いで、半導体層の表面をフッ酸を含むエッチャントで洗浄した後、ゲート絶縁膜 5 0 9 となる珪素を主成分とする絶縁膜を形成する。この表面洗浄とゲート絶縁膜の形成は、大気にふれさせずに連続的に行うことが望ましい。

【0082】

次いで、ゲート絶縁膜表面を洗浄した後、ゲート電極 5 1 0 を形成し、半導体に n 型を付与する不純物元素、ここではリンを適宜添加して、ソース領域 5 1 1 及びドレイン領域 5 1 2 を形成する。添加した後、不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行う。また、活性化と同時にゲート絶縁膜へのプラズマダメージやゲート絶縁膜と半導体層との界面へのプラズマダメージを回復することができる。特に、室温～300℃の雰囲気中において、表面または裏面から YAG レーザーの第 2 高調波を照射して不純物元素を活性化させることは非常に有効である。YAG レーザーはメンテナンスが少ないため好ましい活性化手段である。

【0083】

以降の工程は、層間絶縁膜 5 1 4 を形成し、水素化を行って、ソース領域、ドレイン領域に達するコンタクトホールを形成し、ソース電極 5 1 5、ドレイン電極 5 1 6 を形成して TFT を完成させる。

【0084】

こうして得られた TFT は、少なくともチャネル形成領域 5 1 3 に希ガス元素を含有している。

【0085】

〔実施例 3〕

本実施例では、実施例 2 に比べ開口部を小さくしたマスクを用いて希ガス元素を添加する例を図 1 1 に示す。

【0086】

まず、実施例1と同様にして基板600上に下地絶縁膜601、非晶質半導体膜602、金属含有層603を順次形成する。(図11(A))次いで、実施例1と同様にして結晶化を行い、結晶構造を有する半導体膜を形成する。(図11(B))

【0087】

次いで、シリコンを主成分とする絶縁膜を形成した後、レジストからなるマスク605を形成する。次いで、マスク605を用いてエッチングによりマスク606を形成する。次いで、希ガス元素を選択的に添加してゲッタリングサイト607を形成する。(図11(C))

【0088】

次いで、レジストからなるマスク605を除去した後、加熱処理を行ってゲッタリングする。この加熱処理により膜中に含まれる金属元素は図11(D)中の矢印の方向に移動する。このゲッタリングによりマスク606で覆われた結晶構造を有する半導体膜中の金属元素が除去または低減される。

【0089】

次いで、マスク606を除去した後、レジストからなるマスク608を形成して結晶構造を有する半導体膜のパターニングを行って半導体層609を得る。(図11(E))

【0090】

次いで、マスク608を除去する。以降の工程は、実施の形態または実施例1に従えばよい。

【0091】

[実施例4]

本実施例では、実施例1とは異なる方法で結晶化を行った例を図12に示す。

【0092】

まず、実施例1と同様に基板700上に下地絶縁膜701、非晶質半導体膜702を形成する。次いで、シリコンを主成分とする絶縁膜を形成し、レジストからなるマスク703を形成する。次いで、マスク703を用いて絶縁膜を選択的

に除去してマスク 7 0 4 を形成する。(図 1 2 (A))

【 0 0 9 3 】

次いでマスク 7 0 3 を除去した後、金属含有層 7 0 5 を形成する。ここでは、マスク 7 0 4 で覆われていない領域に位置する非晶質半導体膜に金属元素が選択的に添加される。

【 0 0 9 4 】

次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜 7 0 6 を形成する。この加熱処理は、電気炉の熱処理または強光の照射を用いればよい。電気炉の熱処理で行う場合は、5 0 0 ℃～6 5 0 ℃で 4 ～2 4 時間、例えば 5 5 0 ℃、4 時間で行えばよい。図 1 2 (C) 中の矢印に示す方向にニッケルが拡散するとともに結晶化が進む。この加熱処理により絶縁膜からなるマスク 7 0 4 と接している非晶質半導体膜がニッケルの作用により結晶化される。

【 0 0 9 5 】

次いで、マスク 7 0 4 を除去した後、パターニングを行い半導体層 7 0 7 を得る。以降の工程は実施の形態または実施例 1 に従えばよい。

【 0 0 9 6 】

また、本実施例は実施例 1 または実施例 2 と組み合わせることが可能である。なお、実施例 3 と組み合わせることも可能である。実施例 3 と組み合わせる場合、金属元素の添加に用いるマスクと希ガス元素の添加に用いるマスクを同一とすることも可能である。

【 0 0 9 7 】

[実施例 5]

本実施例では、実施例 1 で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を以下に説明する。説明には図 1 3 を用いる。

【 0 0 9 8 】

まず、実施例 1 に従い、図 6 の状態のアクティブマトリクス基板を得た後、図 6 のアクティブマトリクス基板上に配向膜を形成しラビング処理を行う。なお、本実施例では配向膜を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニ

ングすることによって基板間隔を保持するための柱状のスペーサを所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【 0 0 9 9 】

次いで、対向基板を用意する。この対向基板には、着色層、遮光層が各画素に対応して配置されたカラーフィルタが設けられている。また、駆動回路の部分にも遮光層を設けた。このカラーフィルタと遮光層とを覆う平坦化膜を設けた。次いで、平坦化膜上に透明導電膜からなる対向電極を画素部に形成し、対向基板の全面に配向膜を形成し、ラビング処理を施した。

【 0 1 0 0 】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材で貼り合わせる。シール材にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って2枚の基板が貼り合わせられる。その後、両基板の間に液晶材料を注入し、封止剤（図示せず）によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。このようにしてアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いてFPCを貼りつけた。

【 0 1 0 1 】

こうして得られた液晶モジュールの構成を図13の上面図を用いて説明する。なお、図6に相当する部分には同一の符号を用いた。

【 0 1 0 2 】

図13で示す上面図は、画素部、駆動回路、FPC（フレキシブルプリント配線板：Flexible Printed Circuit）811を貼り付ける外部入力端子809、外部入力端子と各回路の入力部までを接続する配線810などが形成されたアクティブマトリクス基板と、カラーフィルタなどが設けられた対向基板800とがシール材807を介して貼り合わされている。

【 0 1 0 3 】

ゲート配線側駆動回路 4 0 1 a と重なるように対向基板側に遮光層 8 0 3 a が設けられ、ソース配線側駆動回路 4 0 1 b と重なるように対向基板側に遮光層 8 0 3 b が形成されている。また、画素部 4 0 2 上の対向基板側に設けられたカラーフィルタ 8 0 2 は遮光層と、赤色 (R)、緑色 (G)、青色 (B) の各色の着色層とが各画素に対応して設けられている。実際に表示する際には、赤色 (R) の着色層、緑色 (G) の着色層、青色 (B) の着色層の 3 色でカラー表示を形成するが、これら各色の着色層の配列は任意なものとする。

【 0 1 0 4 】

ここでは、カラー化を図るためにカラーフィルタ 8 0 2 を対向基板に設けているが特に限定されず、アクティブマトリクス基板を作製する際、アクティブマトリクス基板にカラーフィルタを形成してもよい。

【 0 1 0 5 】

また、カラーフィルタにおいて隣り合う画素の間には遮光層が設けられており、表示領域以外の箇所を遮光している。また、ここでは、駆動回路を覆う領域にも遮光層 8 0 3 a、8 0 3 b を設けているが、駆動回路を覆う領域は、後に液晶表示装置を電子機器の表示部として組み込む際、カバーで覆うため、特に遮光層を設けない構成としてもよい。また、アクティブマトリクス基板を作製する際、アクティブマトリクス基板に遮光層を形成してもよい。

【 0 1 0 6 】

また、上記遮光層を設けずに、対向基板と対向電極の間に、カラーフィルタを構成する着色層を複数層重ねた積層で遮光するように適宜配置し、表示領域以外の箇所（各画素電極の間隙）や、駆動回路を遮光してもよい。

【 0 1 0 7 】

また、外部入力端子にはベースフィルムと配線から成る F P C 8 1 1 が異方性導電性樹脂で貼り合わされている。さらに補強板で機械的強度を高めている。

【 0 1 0 8 】

以上のようにして作製される液晶モジュールは各種電子機器の表示部として用いることができる。

【 0 1 0 9 】

また、本実施例は実施例 1 乃至 4 のいずれか一と自由に組み合わせることができる。

【 0 1 1 0 】

〔実施例 6〕

実施例 1 では画素電極が反射性を有する金属材料で形成された反射型の表示装置の例を示したが、本実施例では画素電極を透光性を有する導電膜で形成した透過型の表示装置の例を示す。

【 0 1 1 1 】

層間絶縁膜を形成する工程までは実施例 1 と同じであるので、ここでは省略する。実施例 1 に従って層間絶縁膜を形成した後、透光性を有する導電膜からなる画素電極を形成する。透光性を有する導電膜としては、ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3\text{—ZnO}$ ）、酸化亜鉛（ ZnO ）等を用いればよい。

【 0 1 1 2 】

その後、層間絶縁膜にコンタクトホールを形成する。次いで、画素電極と重なる接続電極形成する。この接続電極は、コンタクトホールを通じてドレイン領域と接続されている。また、この接続電極と同時に他の TFT のソース電極またはドレイン電極も形成する。

【 0 1 1 3 】

また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個の IC を用いてもよい。

【 0 1 1 4 】

以上のようにしてアクティブマトリクス基板が形成される。このアクティブマトリクス基板を用い、実施例 5 に従って液晶モジュールを作製し、バックライト、導光板を設け、カバーで覆えば、アクティブマトリクス型液晶表示装置が完成する。なお、カバーと液晶モジュールは接着剤や有機樹脂を用いて貼り合わせる。また、基板と対向基板を貼り合わせる際、枠で囲んで有機樹脂を枠と基板との間に充填して接着してもよい。また、透過型であるので偏光板は、アクティブマトリクス基板と対向基板の両方に貼り付ける。

【0115】

また、本実施例は実施例1乃至4のいずれか一と自由に組み合わせることができる。

【0116】

〔実施例7〕

本実施例では、EL (Electro Luminescence) 素子を備えた発光表示装置を作製する例を図14に示す。

【0117】

図14 (A) は、ELモジュールを示す上面図、図14 (B) は図14 (A) をA-A'で切断した断面図である。絶縁表面を有する基板900 (例えば、ガラス基板、結晶化ガラス基板、もしくはプラスチック基板等) に、画素部902、ソース側駆動回路901、及びゲート側駆動回路903を形成する。これらの画素部や駆動回路は、上記実施例に従えば得ることができる。また、918はシール材、919はDLC膜であり、画素部および駆動回路部はシール材918で覆われ、そのシール材は保護膜919で覆われている。さらに、接着材を用いてカバー材920で封止されている。熱や外力などによる変形に耐えるためカバー材920は基板900と同じ材質のもの、例えばガラス基板を用いることが望ましく、サンドブラスト法などにより図14に示す凹部形状 (深さ3~10 μ m) に加工する。さらに加工して乾燥剤921が設置できる凹部 (深さ50~200 μ m) を形成することが望ましい。また、多面取りでELモジュールを製造する場合、基板とカバー材とを貼り合わせた後、CO₂レーザー等を用いて端面が一致するように分断してもよい。

【0118】

なお、908はソース側駆動回路901及びゲート側駆動回路903に入力される信号を伝送するための配線であり、外部入力端子となるFPC (フレキシブルプリントサーキット) 909からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤 (PWB) が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それにFPCもしくはPWBが取り付けられた状態をも含む

ものとする。

【0119】

次に、断面構造について図14（B）を用いて説明する。基板900上に絶縁膜910が設けられ、絶縁膜910の上方には画素部902、ゲート側駆動回路903が形成されており、画素部902は電流制御用TFT711とそのドレインに電氣的に接続された画素電極912を含む複数の画素により形成される。また、ゲート側駆動回路903はnチャネル型TFT913とpチャネル型TFT714とを組み合わせたCMOS回路を用いて形成される。

【0120】

これらのTFT（911、913、914を含む）は、上記実施例に従って作製すればよい。

【0121】

画素電極912はEL素子の陽極として機能する。また、画素電極912の両端にはバンク915が形成され、画素電極912上にはEL層916およびEL素子の陰極917が形成される。

【0122】

EL層916としては、発光層、電荷輸送層または電荷注入層を自由に組み合わせてEL層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、低分子系有機EL材料や高分子系有機EL材料を用いればよい。また、EL層として一重項励起により発光（蛍光）する発光材料（シングレット化合物）からなる薄膜、または三重項励起により発光（リン光）する発光材料（トリプレット化合物）からなる薄膜を用いることができる。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機EL材料や無機材料は公知の材料を用いることができる。

【0123】

陰極917は全画素に共通の配線としても機能し、接続配線908を経由してFPC909に電氣的に接続されている。さらに、画素部902及びゲート側駆動回路903に含まれる素子は全て陰極917、シール材918、及び保護膜919で覆われている。

【 0 1 2 4 】

なお、シール材 9 1 8 としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材 9 1 8 はできるだけ水分や酸素を透過しない材料であることが望ましい。

【 0 1 2 5 】

また、シール材 9 1 8 を用いて発光素子を完全に覆った後、すくなくとも図 1 4 に示すように DLC 膜等からなる保護膜 9 1 9 をシール材 9 1 8 の表面（露呈面）に設けることが好ましい。また、基板の裏面を含む全面に保護膜を設けてもよい。ここで、外部入力端子（FPC）が設けられる部分に保護膜が成膜されないように注意することが必要である。マスクを用いて保護膜が成膜されないようにしてもよいし、CVD 装置でマスキングテープとして用いるテフロン等のテープで外部入力端子部分を覆うことで保護膜が成膜されないようにしてもよい。

【 0 1 2 6 】

以上のような構造で EL 素子をシール材 9 1 8 及び保護膜で封入することにより、EL 素子を外部から完全に遮断することができ、外部から水分や酸素等の EL 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置を得ることができる。

【 0 1 2 7 】

また、画素電極を陰極とし、EL 層と陽極を積層して図 1 4 とは逆方向に発光する構成としてもよい。図 1 5 にその一例を示す。なお、上面図は同一であるので省略する。

【 0 1 2 8 】

図 1 5 に示した断面構造について以下に説明する。基板 1 0 0 0 としては、ガラス基板や石英基板の他にも、半導体基板または金属基板も使用することができる。基板 1 0 0 0 上に絶縁膜 1 0 1 0 が設けられ、絶縁膜 1 0 1 0 の上方には画素部 1 0 0 2、ゲート側駆動回路 1 0 0 3 が形成されており、画素部 1 0 0 2 は電流制御用 TFT 1 0 1 1 とそのドレインに電氣的に接続された画素電極 1 0 1 2 を含む複数の画素により形成される。また、ゲート側駆動回路 1 0 0 3 は n チャンネル型 TFT 1 0 1 3 と p チャンネル型 TFT 1 0 1 4 とを組み合わせた CMO

S回路を用いて形成される。

【0129】

画素電極1012はEL素子の陰極として機能する。また、画素電極1012の両端にはバンク1015が形成され、画素電極1012上にはEL層1016およびEL素子の陽極1017が形成される。

【0130】

陽極1017は全画素に共通の配線としても機能し、接続配線1008を経由してFPC1009に電氣的に接続されている。さらに、画素部1002及びゲート側駆動回路1003に含まれる素子は全て陽極1017、シール材1018、及びDLC等からなる保護膜1019で覆われている。また、カバー材1021と基板1000とを接着剤で貼り合わせた。また、カバー材には凹部を設け、乾燥剤1021を設置する。

【0131】

なお、シール材1018としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材1018はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0132】

また、図15では、画素電極を陰極とし、EL層と陽極を積層したため、発光方向は図15に示す矢印の方向となっている。

【0133】

なお、本実施例は実施例1乃至6のいずれか一と組み合わせることが可能である。

【0134】

〔実施例8〕

本発明を実施して形成された駆動回路や画素部は様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型ELモジュール、アクティブマトリクス型ECモジュール）に用いることができる。即ち、それらを表示部に組み込んだ電子機器全てに本発明を実施できる。

【0135】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 1 6 ～ 図 1 8 に示す。

【 0 1 3 6 】

図 1 6 (A) はパーソナルコンピュータであり、本体 2 0 0 1、画像入力部 2 0 0 2、表示部 2 0 0 3、キーボード 2 0 0 4 等を含む。本発明を表示部 2 0 0 3 に適用することができる。

【 0 1 3 7 】

図 1 6 (B) はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本発明を表示部 2 1 0 2 に適用することができる。

【 0 1 3 8 】

図 1 6 (C) はモバイルコンピュータ（モービルコンピュータ）であり、本体 2 2 0 1、カメラ部 2 2 0 2、受像部 2 2 0 3、操作スイッチ 2 2 0 4、表示部 2 2 0 5 等を含む。本発明は表示部 2 2 0 5 に適用できる。

【 0 1 3 9 】

図 1 6 (D) はゴーグル型ディスプレイであり、本体 2 3 0 1、表示部 2 3 0 2、アーム部 2 3 0 3 等を含む。本発明は表示部 2 3 0 2 に適用することができる。

【 0 1 4 0 】

図 1 6 (E) はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部 2 4 0 2 に適用することができる。

【 0 1 4 1 】

図16 (F) はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。本願発明を表示部2502に適用することができる。

【0142】

図17 (A) はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。本発明は投射装置2601の一部を構成する液晶モジュール2808に適用することができる。

【0143】

図17 (B) はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。本発明は投射装置2702の一部を構成する液晶モジュール2808に適用することができる。

【0144】

なお、図17 (C) は、図17 (A) 及び図17 (B) 中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶モジュール2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図17 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0145】

また、図17 (D) は、図17 (C) 中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図17 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0146】

ただし、図17に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及びELモジュールでの適用例は図示していない。

【0147】

図18(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部(CCD、イメージセンサ等)2907等を含む。本発明を表示部2904に適用することができる。

【0148】

図18(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0149】

図18(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。

【0150】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施例1～6のどのような組み合わせからなる構成を用いても実現することができる。

【0151】

【発明の効果】

本発明により電気的特性が良好であり、且つ、バラツキの少ないTFTを得ることができる。

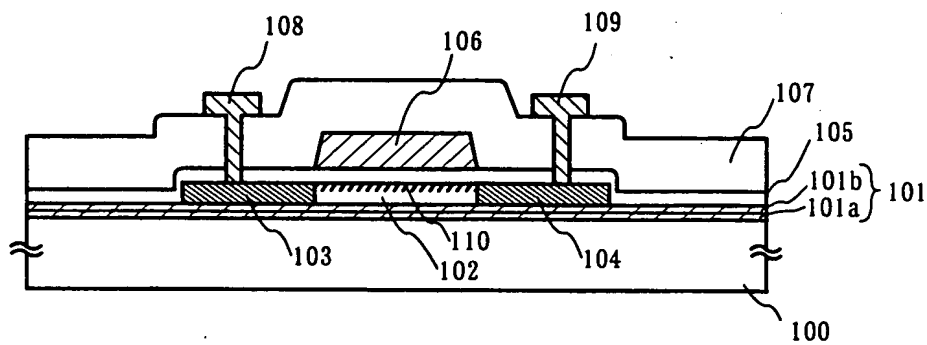
【図面の簡単な説明】

- 【図1】 本発明を示す図。
- 【図2】 本発明の作製工程を示す図。
- 【図3】 濃度プロファイルを示す図。
- 【図4】 AM-LCDの作製工程を示す図。

- 【図 5】 AM-LCD の作製工程を示す図。
- 【図 6】 AM-LCD の作製工程を示す図。
- 【図 7】 加速電圧依存性を示す図。
- 【図 8】 アルゴンの濃度プロファイルを示す図。
- 【図 9】 ニッケルの濃度プロファイルを示す図。
- 【図 10】 本発明の作製工程を示す図。
- 【図 11】 本発明の作製工程を示す図。
- 【図 12】 本発明の作製工程を示す図。
- 【図 13】 液晶モジュールの外観を示す図。
- 【図 14】 EL モジュールの上面および断面を示す図。
- 【図 15】 EL モジュールの断面を示す図。
- 【図 16】 電子機器の一例を示す図。
- 【図 17】 電子機器の一例を示す図。
- 【図 18】 電子機器の一例を示す図。

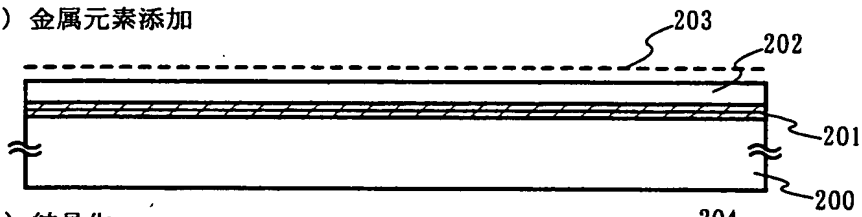
【書類名】 図面

【図 1】

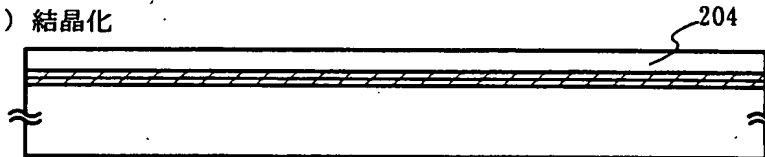


【図 2】

(A) 金属元素添加



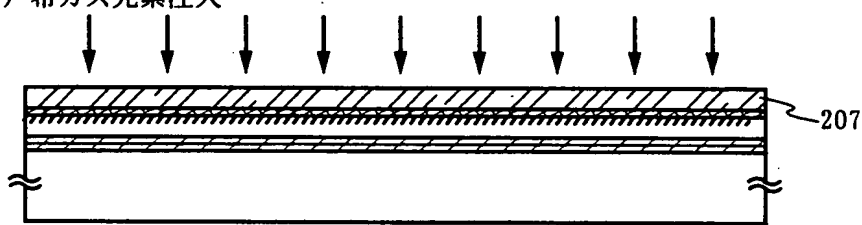
(B) 結晶化



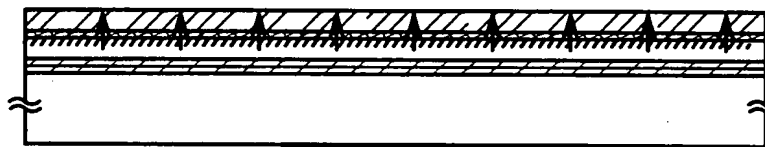
(C) 酸化膜の形成、半導体膜の形成



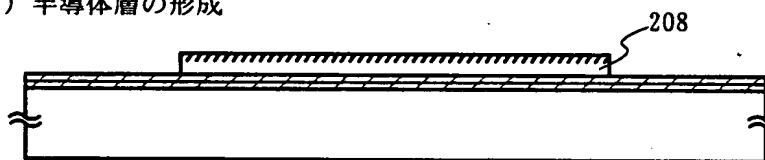
(D) 希ガス元素注入



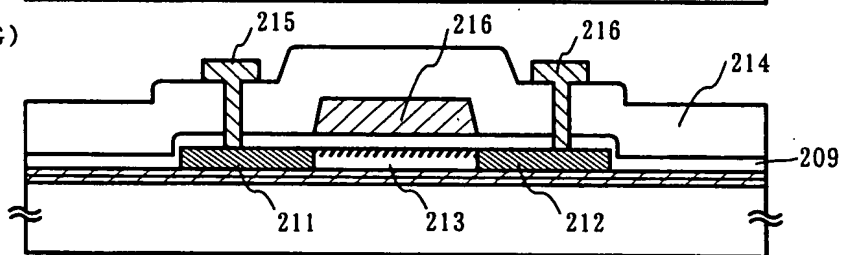
(E) ゲッタリング



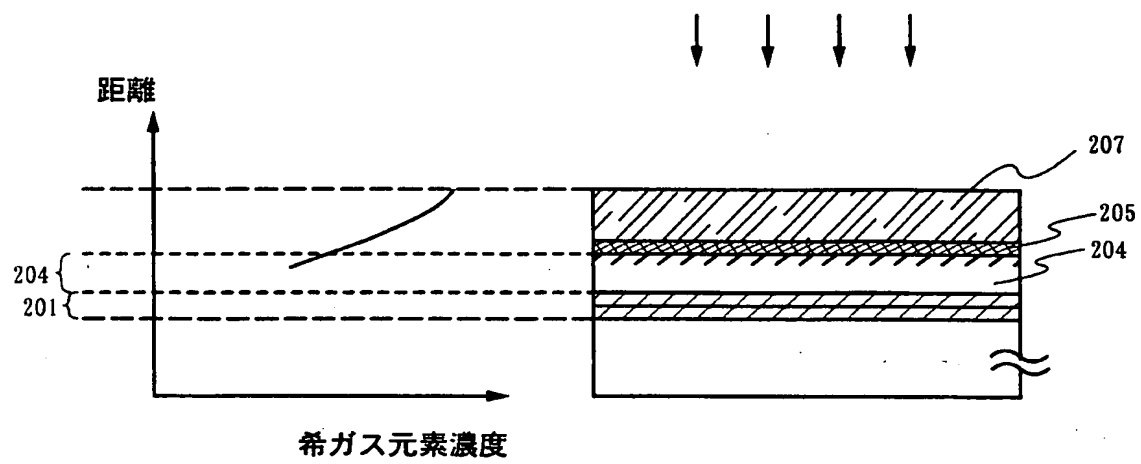
(F) 半導体層の形成



(G)

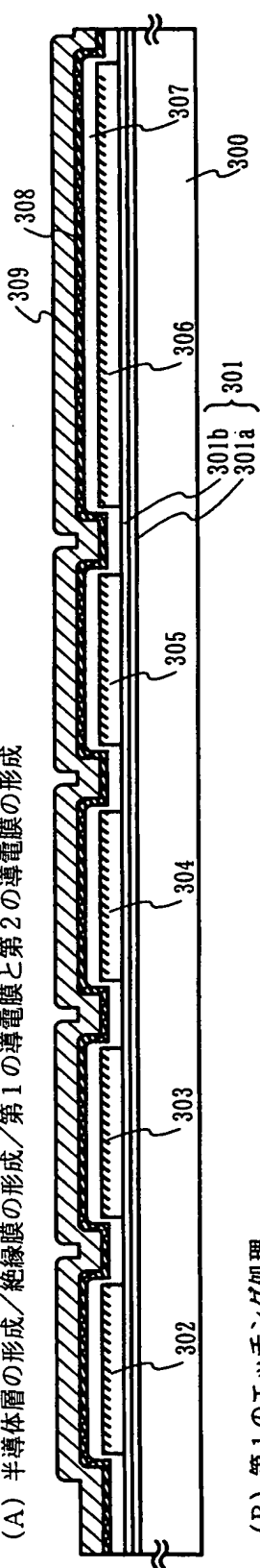


【図 3】

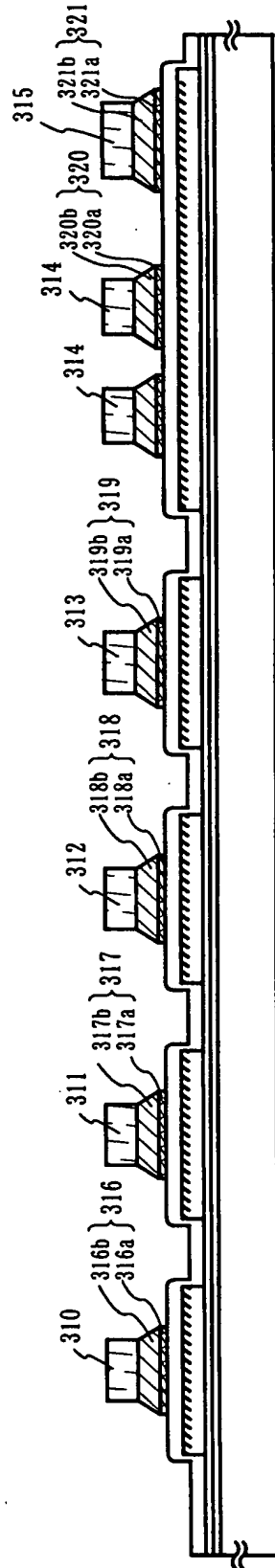


【図 4】

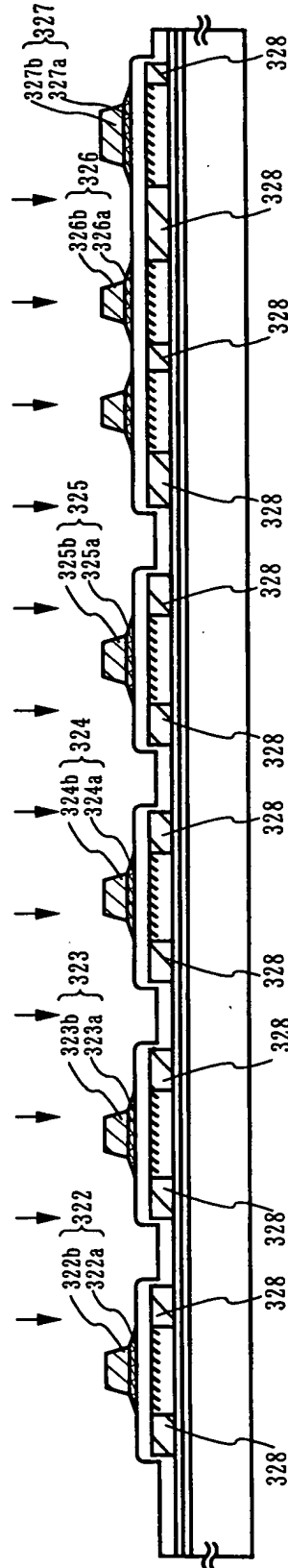
(A) 半導体層の形成/絶縁膜の形成/第1の導電膜と第2の導電膜の形成



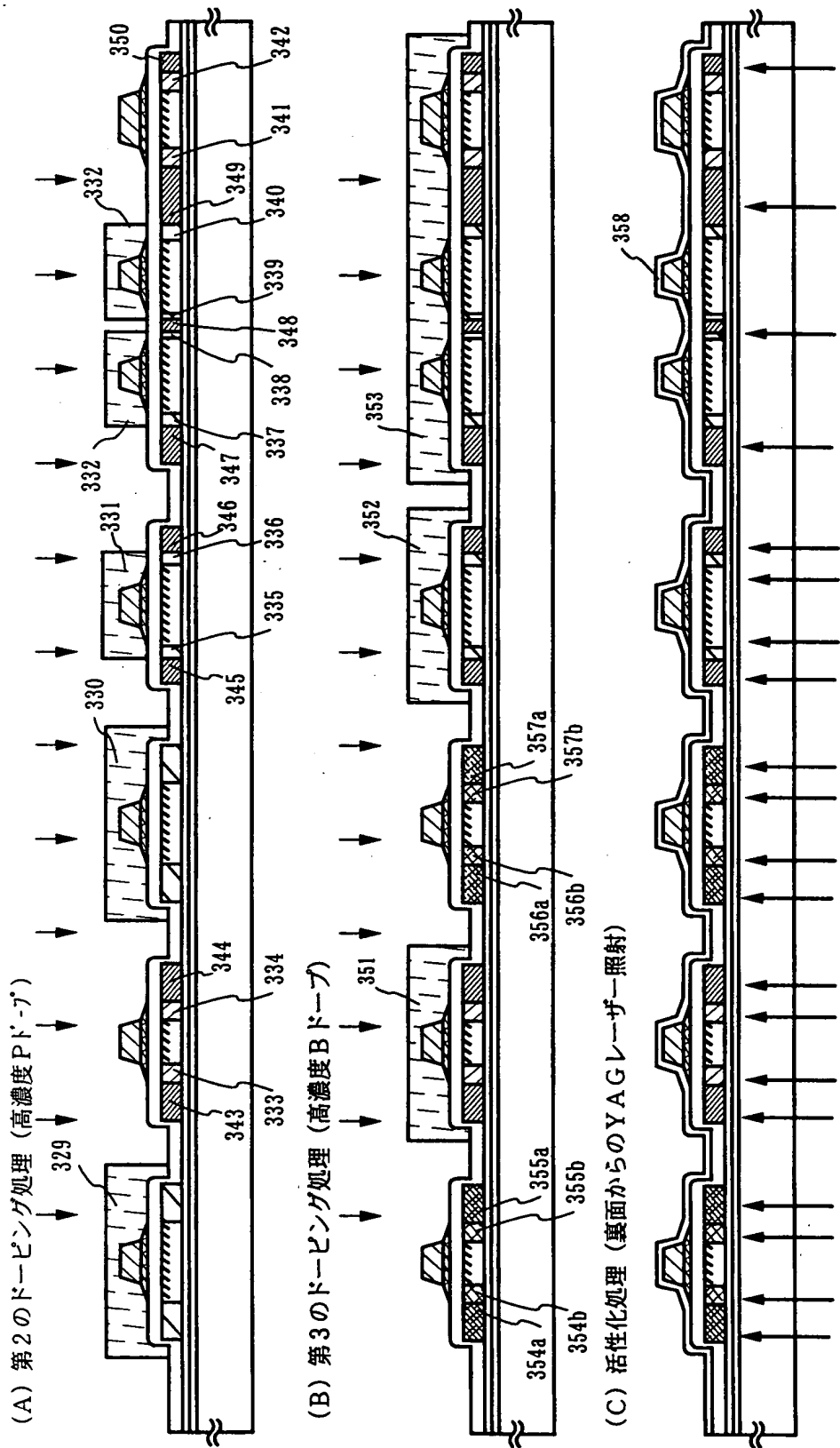
(B) 第1のエッチング処理



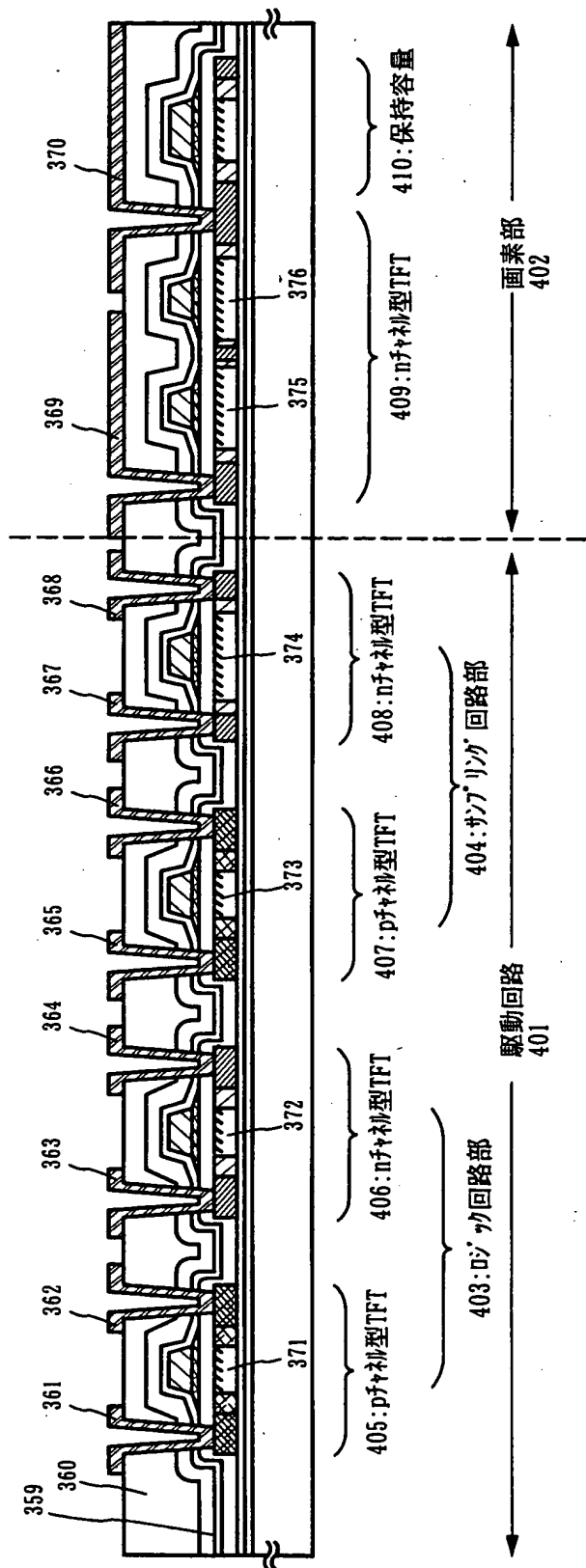
(C) 第2のエッチング処理/マスク除去/第1のドーピング処理 (低濃度)



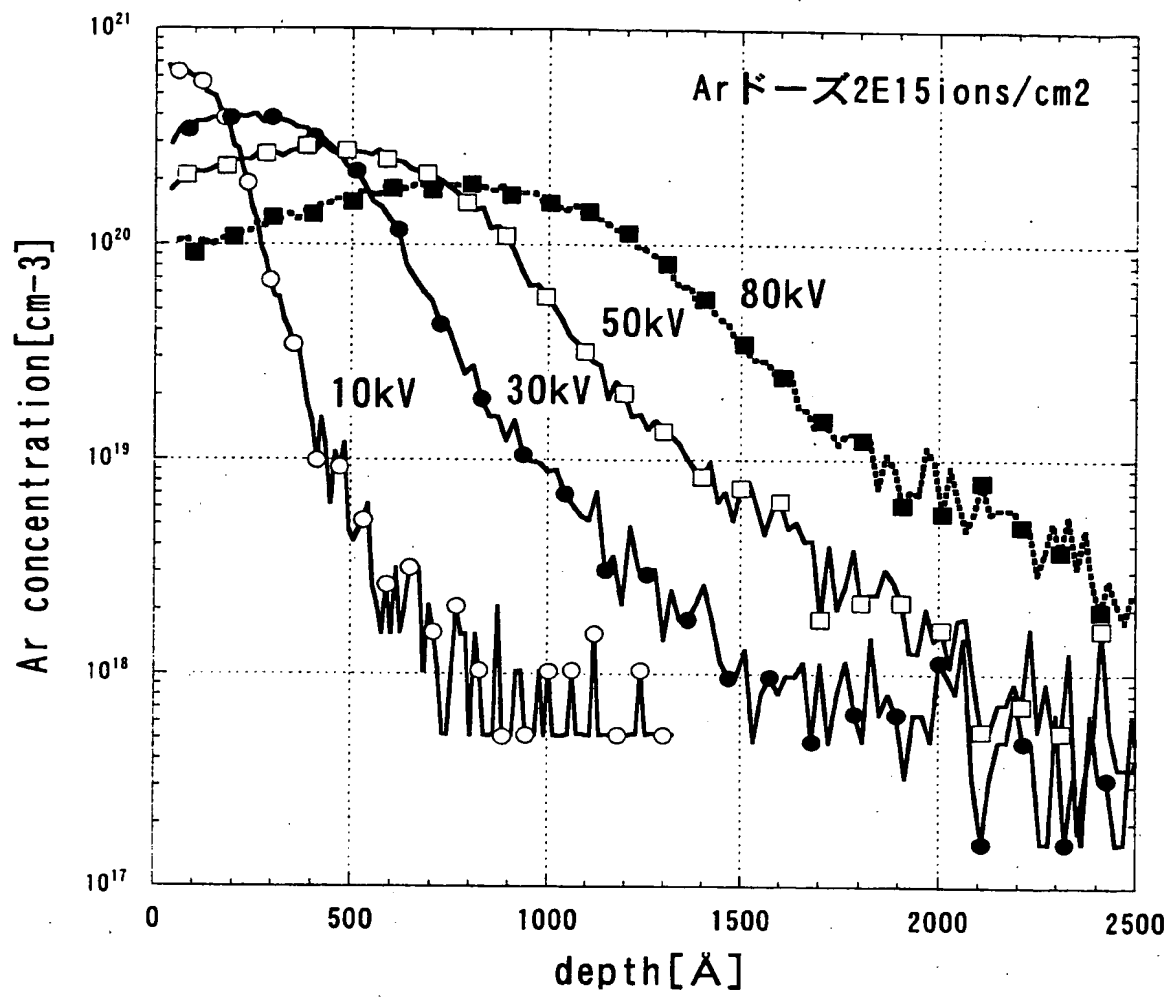
【図 5】



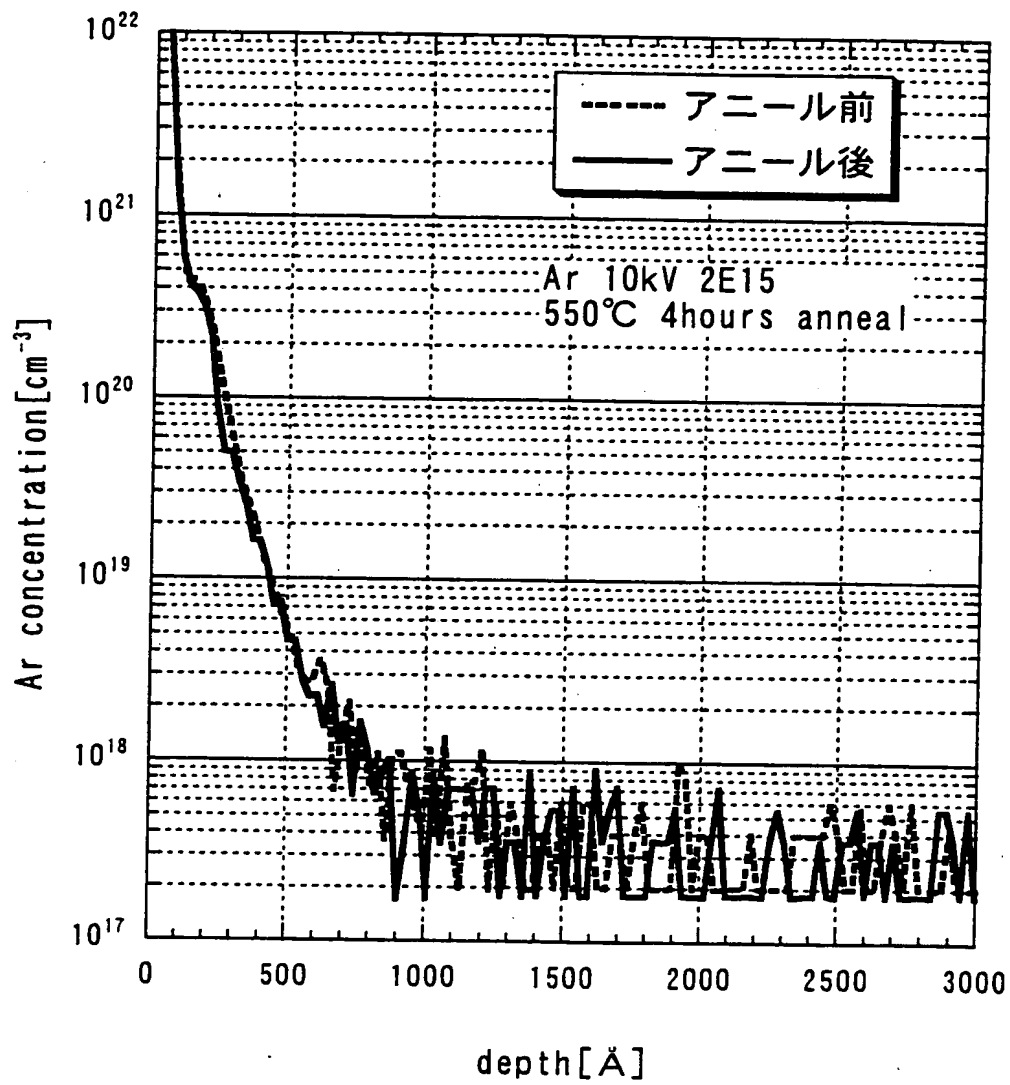
【図 6】



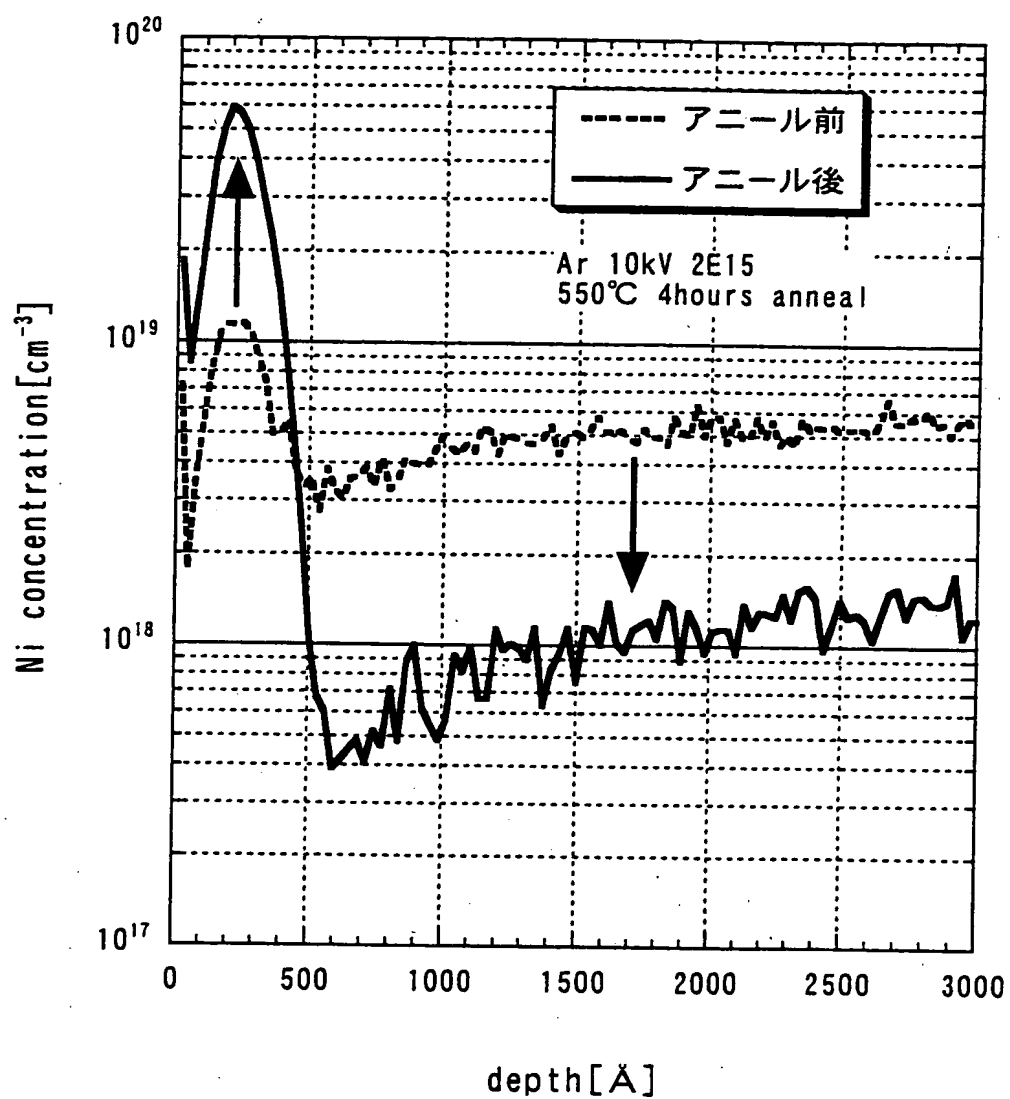
【図 7】



【図 8】

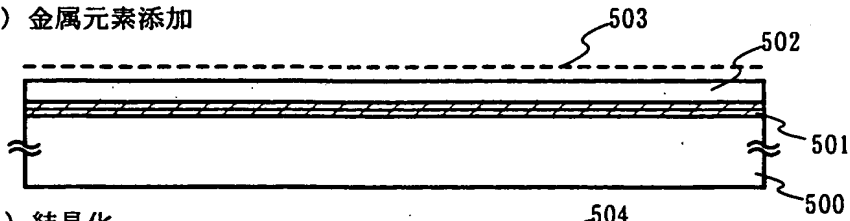


【図9】

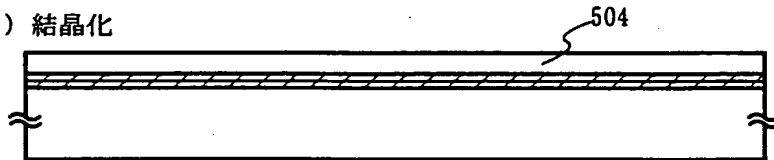


【図 1 0】

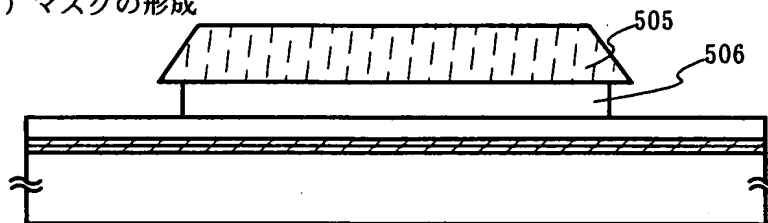
(A) 金属元素添加



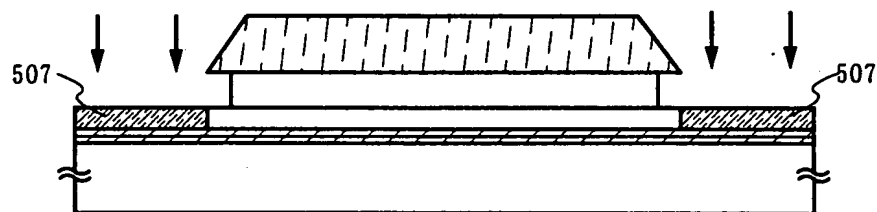
(B) 結晶化



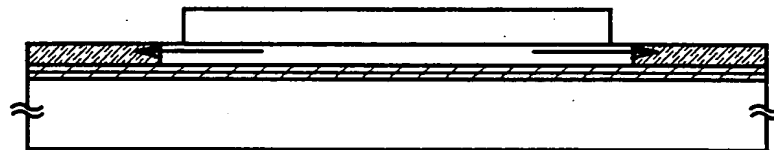
(C) マスクの形成



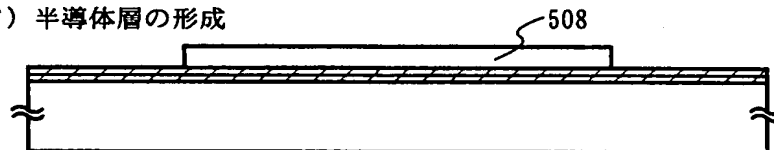
(D) 希ガス元素の添加



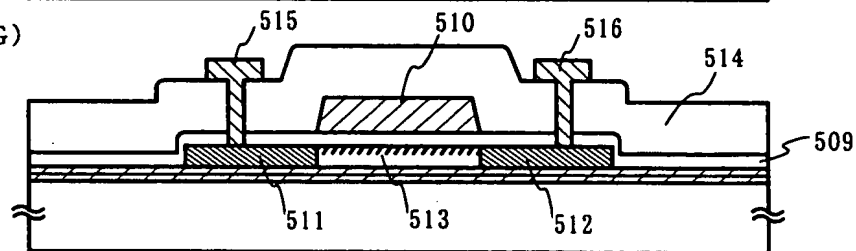
(E) ゲッタリング



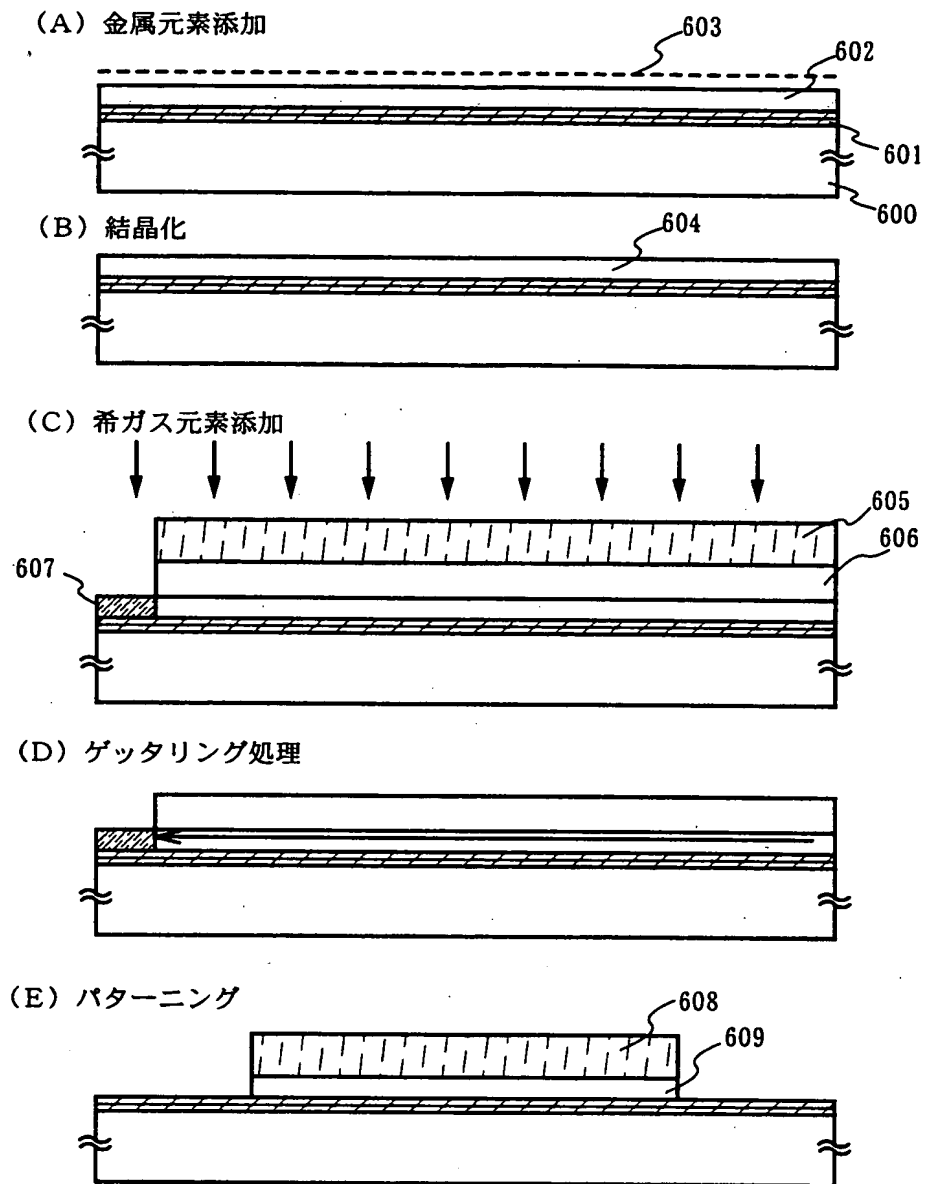
(F) 半導体層の形成



(G)

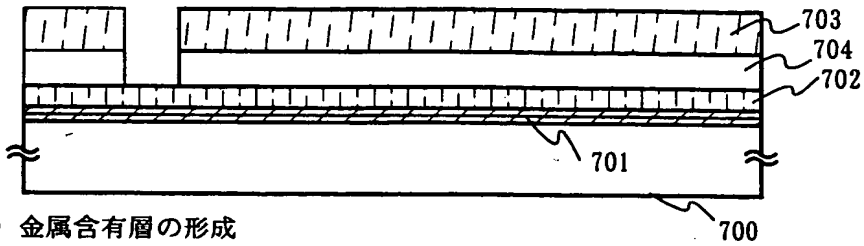


【図 1 1】

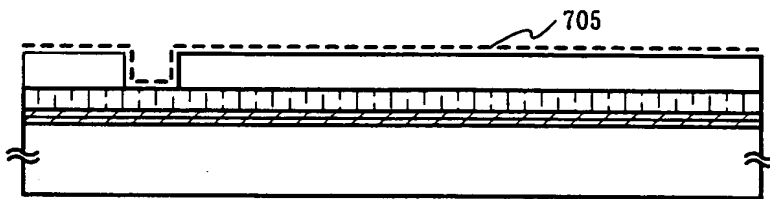


【図 12】

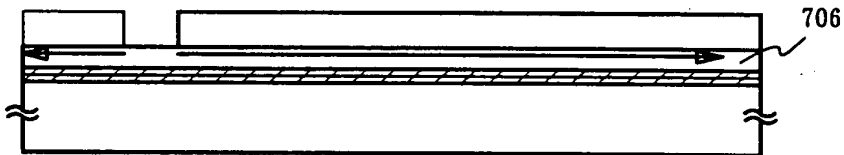
(A) マスクの形成



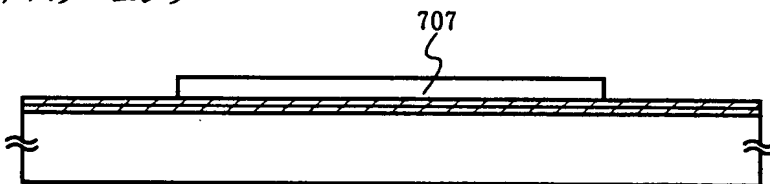
(B) 金属含有層の形成



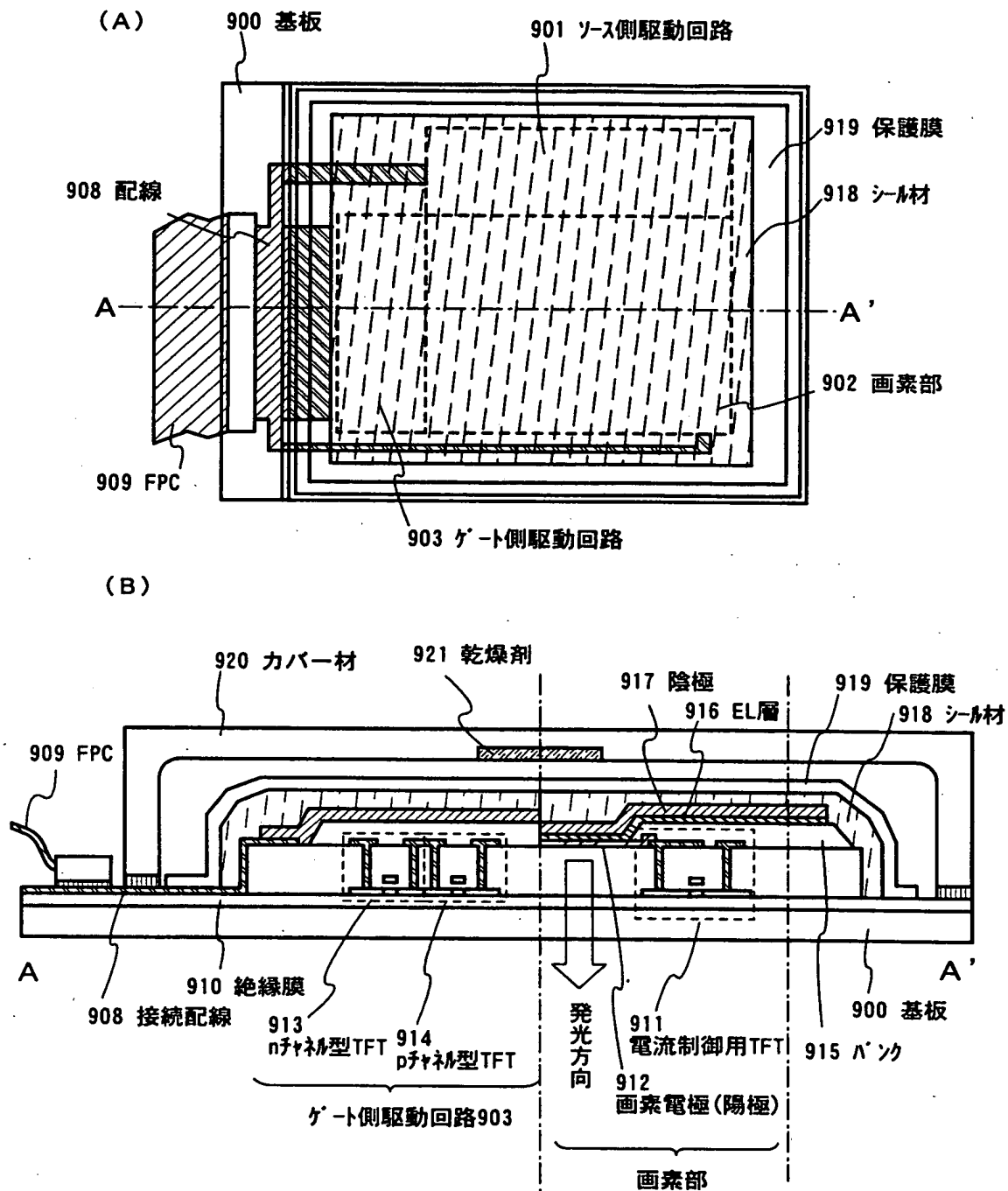
(C) 結晶化



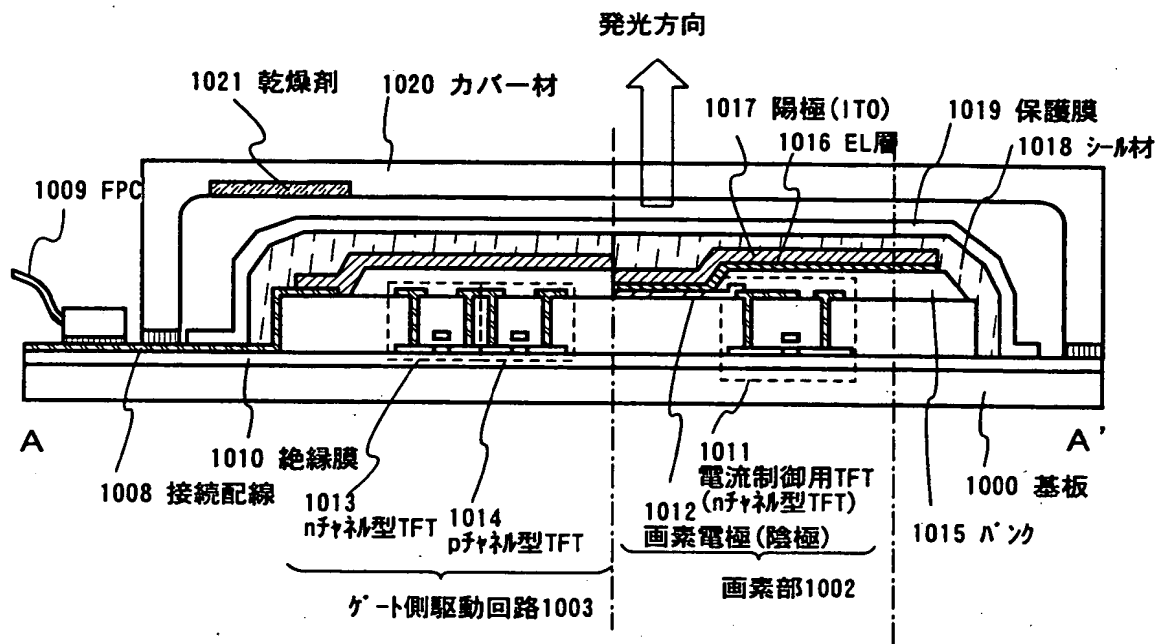
(D) パターニング



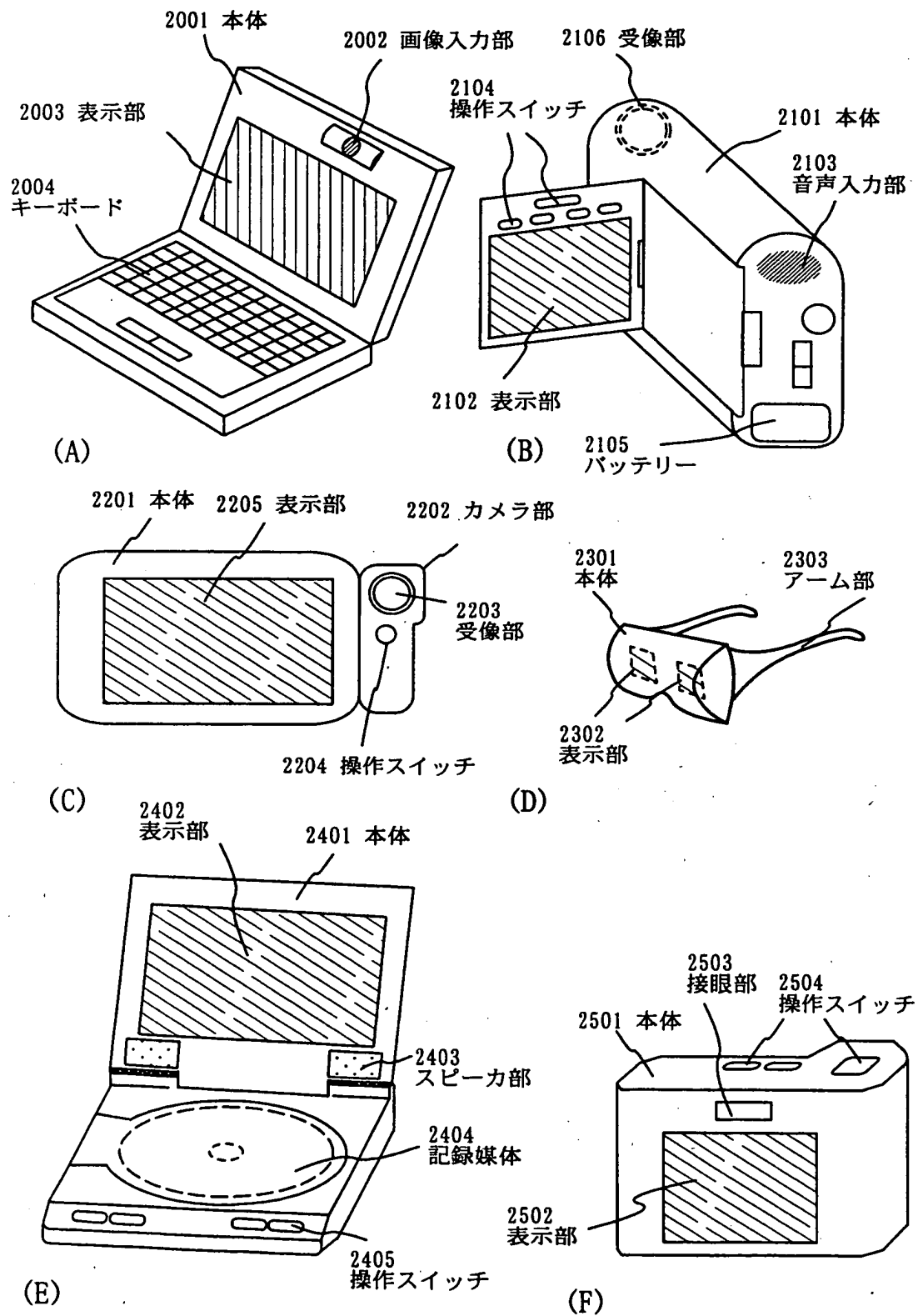
【図14】



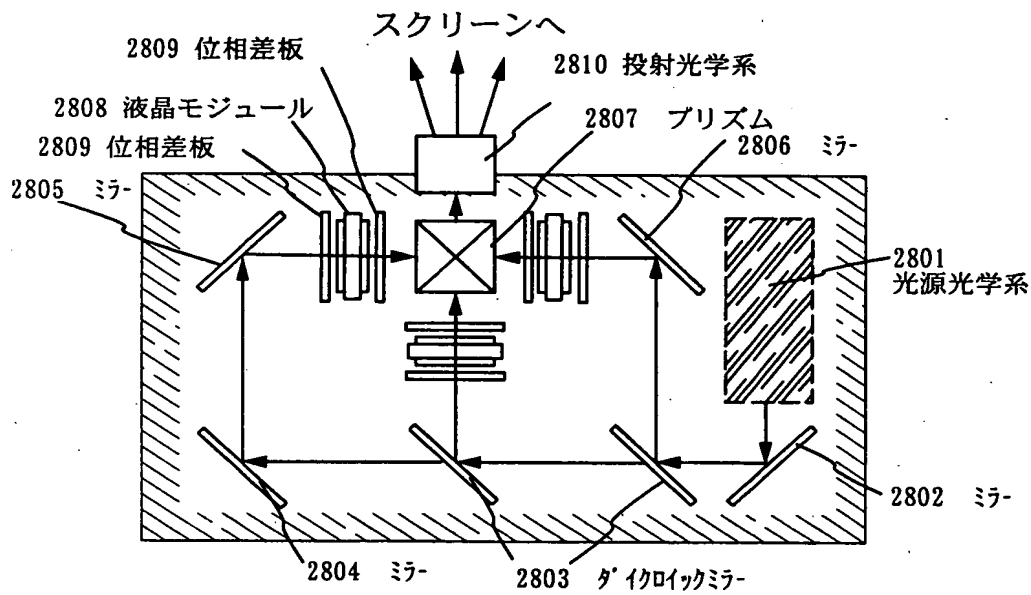
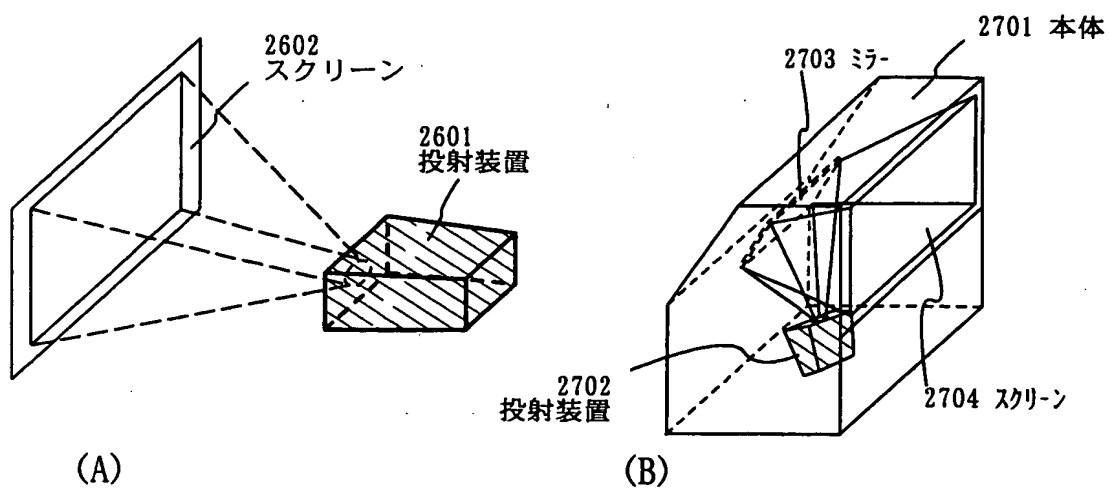
【図15】



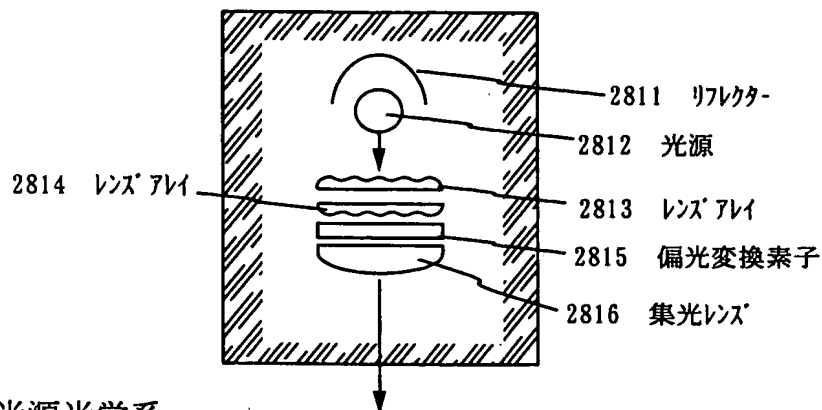
【図 16】



【図 17】

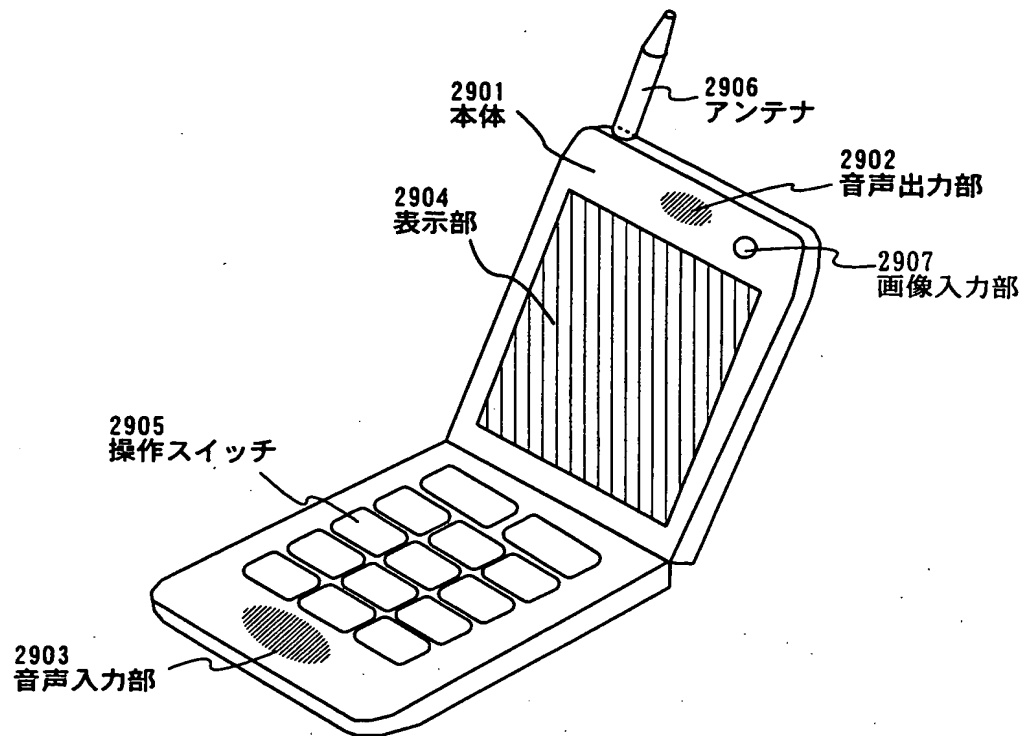


(C) 投射装置 (三板式)

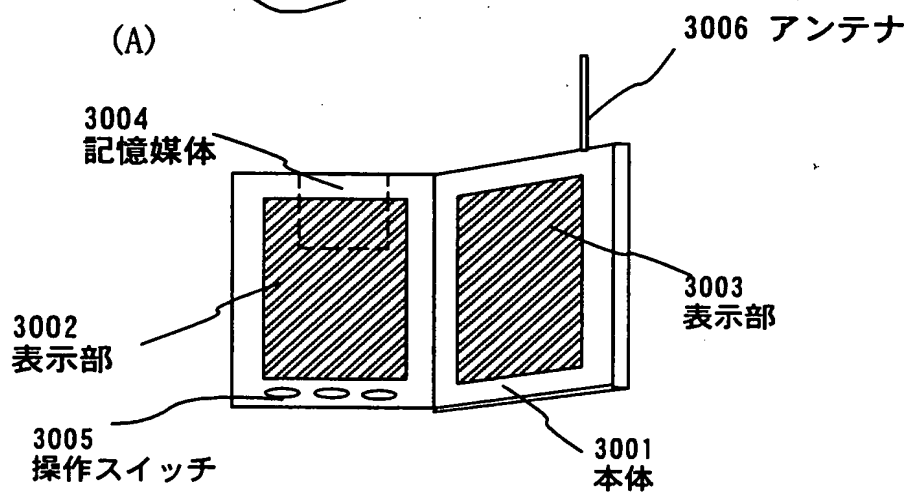


(D) 光源光学系

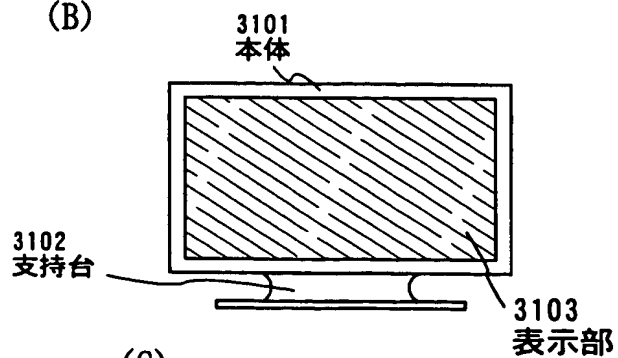
【図18】



(A)



(B)



(C)

【書類名】 要約書

【要約】

【課題】 T F T の電气的特性は、半導体とゲート絶縁膜の界面付近のチャネル形成領域に影響されやすい。本発明は、電气的特性のバラツキの少ない T F T およびその作製方法を提供する。

【解決手段】 本発明は、チャネル形成領域において不活性な元素、即ち希ガス元素を含む領域または層を形成する。図 1 に例を示したように、少なくともチャネル形成領域 2 1 3 の上層に希ガス元素を含有させる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所